

DOI: 10.19650/j.cnki.cjsi.J2412370

用于变频电机绝缘测试的高频高压脉冲发生器设计*

师 洋,王 鹏,吴冬桃,朱英伟,程驰宙

(四川大学电气工程学院 成都 610065)

摘要:高频高压脉冲是变频电机绝缘评估的关键技术之一,其产生、控制、保护与传统高压直流、正弦条件下的相应技术具有较大差异,已成为高频高压脉冲技术的关键难题。为此,采用时钟可达纳秒级的现场可编程逻辑门阵列,研制了一套边沿时间40~500 ns可调的高频高压脉冲发生器。基于半桥结构的脉冲发生器,提出测试容量达1 600 pF、电压峰峰值可达24 kV的全桥拓扑结构。通过设计多级电压突降保护算法、电流脉宽实时检测、纳秒级脉冲控制技术以及多种抗干扰措施,保障了脉冲发生器在高频电磁干扰环境下安全稳定运行。实验结果表明,该脉冲发生器产生电压的脉宽和死区时间最小1 μ s,最大重复频率100 kHz,为变频电机全参数绝缘测试提供了新平台。

关键词:变频电机;绝缘测试;现场可编程逻辑门阵列;局部放电;耐电晕

中图分类号: TH89 TM85 文献标识码: A 国家标准学科分类代码: 470.40

Design of high frequency and high voltage pulse generator for insulation testing of inverter-fed motors

Shi Yang, Wang Peng, Wu Dongtao, Zhu Yingwei, Cheng Chizhou

(College of Electrical Engineering, Sichuan University, Chengdu 610065, China)

Abstract: The high frequency and high voltage pulse is one of the key technologies for the insulation evaluation of inverter-fed motors. Generating, managing, and safeguarding such pulses deviates significantly from traditional high voltage DC and sinusoidal conditions, presenting critical challenges in their creation. Consequently, a high frequency and high voltage pulse generator has been devised, boasting an adjustable edge time ranging from 40 to 500 ns. This generator leverages field programmable gate array technology, achieving clock precision at the nanosecond level. Adopting a half-bridge structure initially, the design advances to a full-bridge topology capable of handling a test capacity of 1 600 pF and yielding a peak-to-peak voltage of 24 kV. Incorporating a meticulously crafted multi-level voltage drop protection algorithm, along with real-time pulse width detection, nanosecond-level pulse control, and various anti-interference measures, ensures the generator's reliable operation amidst high-frequency electromagnetic interference. Experimental validation confirms that the generated voltage maintains a pulse width and dead time of no less than 1 μ s, with a maximum repetition frequency of 100 kHz. This innovation heralds a groundbreaking platform for comprehensively testing the insulation parameters of inverter-driven motors.

Keywords: inverter-fed motors; insulation evaluation; field programmable gate array; partial discharge; corona resistance

0 引言

随着交通电气化及新能源的发展,变频电机由于易启动、调速性能优异、节能高效等优点被广泛运用于电动汽车、高速铁路、舰船驱动等领域。不同于传统电机,

变频电机工作在脉宽调制(pulse width modulation, PWM)电压下,其绝缘系统承受着高频、高dV/dt的电应力冲击^[1-2]。同时,高频电压下产生的定子铜耗、磁滞损耗和涡流损耗也使变频电机绝缘系统承受的热应力更为严酷^[3]。线缆和变频电机之间的阻抗不匹配,高dV/dt脉冲下的变频电机端部会产生较大过电压^[4-6],极端情况

下将达到直流母线电压的两倍。当电机绕组之间承受电压超过局部放电起始电压 (partial discharge inception voltage, PDIV), 产生的局部放电使绝缘介质高分子链断裂, 电机绝缘迅速劣化, 电机绝缘系统过早失效常有报道^[7-8]。

为此, 国际电工技术委员会 (International Electrotechnical Commission, IEC) 出台了相关标准, 指出在电机投入运行前应使用重复脉冲电压对其进行绝缘评估。针对 Type I 型电机, 其 PDIV 应始终大于实际运行电压, 保证在全寿命周期内不出现局部放电, 并且考虑到环境因素应留有适当裕度^[9]。对于 Type II 型电机, 要求在运行中出现局部放电后应当可以耐受电晕而不出现绝缘过早失效, 所以应在重复脉冲电压下测量其耐受电晕寿命^[10]。

随着以碳化硅 (SiC)、氮化镓 (GaN) 为代表的第三代宽禁带半导体材料的发展, 未来电力电子设备的功率密度和效率将显著提升。宽禁带器件在提高开关速度和开关频率的同时, 变频电机端部过电压将更加严重, 无疑提高了对变频电机绝缘性能的要求。不同于传统电机, 变频电机绝缘受多种复杂参数影响, 如基波频率^[11]、占空比^[12]、上升时间^[13]、死区时间^[14]等, 也有学者研究了变频电机在 100 kHz 重复脉冲下的绝缘特性^[15-16]。研究以上复杂脉冲参数对变频电机绝缘的影响、分析绝缘劣化机理, 可为工作在高频、高 dV/dt 下的变频电机绝缘结构设计提供重要指导。

然而, 作为变频电机绝缘评估的关键技术, 高频高压脉冲的产生、控制、保护与传统高压直流、正弦条件下的相应技术具有较大差异^[17]。其中, 高频高压环境下的电磁兼容、实时控制、保护算法较为复杂且对系统的稳定性至关重要, 已成为高频高压脉冲产生的关键难题。此外, 常见的高频高压脉冲发生器测试容量较小, 无法运用于变频电机整机、大电机等大容量电机的绝缘测试。

为产生高频高压脉冲, 学者主要采用 Marx 电路、直线型变压器驱动 (linear transformer driver, LTD) 和高压固态开关等方法。Marx 电路以并联充电、串联放电的方式产生脉冲, 能够产生较高等级的电压, 但由于各级半导体开关承受较高电应力, 该方法对同步驱动的隔离和电磁兼容有较高要求, 且较难提升高压脉冲的频率^[18-19]; LTD 电路基于感应叠加原理产生高压脉冲, 其各级 LTD 模块原边处于低电位, 避免了驱动隔离的问题, 但由于磁心饱和现象, 其产生的最大脉宽、频率和幅值受到限制^[20]; 高压固态开关产生高频高压、高 dV/dt 脉冲的性能较为优异, 其输出脉冲的频率、脉宽调节灵活, 适用于变频电机绝缘性能评估领域中的高频高压脉冲产生^[21-22]。然而高压固态开关的耐流能力较低, 若绝缘击穿时保护不及时, 长时间大电流会对开关造成不可逆损坏, 因而实时控制的可靠性、保护算法的速动性对于脉冲

发生系统的稳定性至关重要。并且, 在高频高压脉冲的强电磁干扰下, 系统的电磁兼容能力受到严峻考验, 在强电磁干扰下高频高压脉冲的实时控制及保护算法鲜有报道。

本文研制了一套边沿时间 40~500 ns 任意可调的高频高压脉冲发生器。通过电流脉宽实时检测和多级电压突降保护算法, 使脉冲发生器在强电磁干扰下迅速切断击穿试样。研制的高频高压脉冲发生器的测试容量达 1 600 pF, 电压最高 24 kV, 最大重复频率 100 kHz, 脉宽和死区时间最小 1 μ s。上述研究解决了强电磁干扰下高频高压脉冲纳秒级实时控制及保护的难题, 为变频电机绝缘测试提供了重要实验平台。

1 高频高压脉冲发生器设计

1.1 半桥结构电路设计

半桥结构高频高压脉冲发生器的原理如图 1 所示。真空继电器 KA_1 、 KA_2 控制正负直流的输入; 高压二极管 D_1 、 D_2 避免反向电流进入直流电源; 滤波电容 C_{11} 、 C_{21} 滤除直流输入的高频谐波以保证供电质量; 储能电容 C_{12} 、 C_{22} 提试样充放电时的大电流以避免直流电压因功率限制出现的下降; 均压电阻 R_{11} 、 R_{21} 避免试样击穿时直流对地电压提升至两倍母线电压以保护系统元器件; 限流电阻 R_{12} 、 R_{22} 既可以限制试样充放电的电流峰值, 又可以调节充放电回路的时间常数以改变上升下降时间; 高压固态推挽开关 S 将上述处理后的正负直流斩波形成脉冲电压并施加在容性试样 C 上。

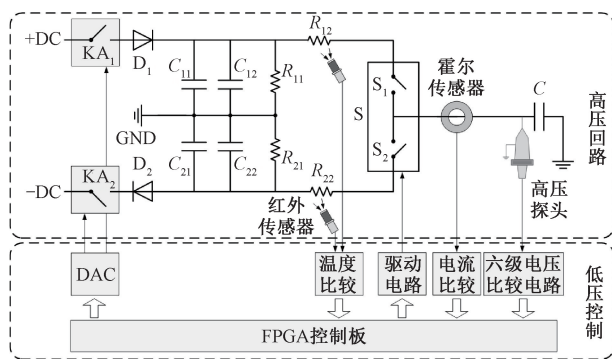


图 1 半桥结构脉冲发生器原理图

Fig. 1 Schematic diagram of half-bridge pulse generator

高压固态推挽开关的上桥臂 S_1 、下桥臂 S_2 交替导通, 使用外部输入的晶体管-晶体管逻辑 (transistor-transistor logic, TTL) 电平作为触发信号进行驱动。现场可编程逻辑门阵列 (field programmable gate array, FPGA) 作为低压控制部分的核心, 通过改变触发信号的频率、脉宽、相位等参数, 以控制高压固态开关的输出; 同时

FPGA(altera cyclone IV)实时监测电压、电流、温度等信号,对击穿、过热等异常状态快速响应,保障系统的安全可靠运行。

半桥结构的脉冲发生器可简化为一阶 RC 电路,在 TTL 的驱动下,高压固态开关的上下桥臂交替导通,试样的充放电过程如图 2 所示。试样正向充电时,即脉冲上升沿, S_1 桥臂闭合, S_2 桥臂断开;在试样反向充电时,即脉冲的下降沿, S_1 桥臂断开, S_2 桥臂闭合。

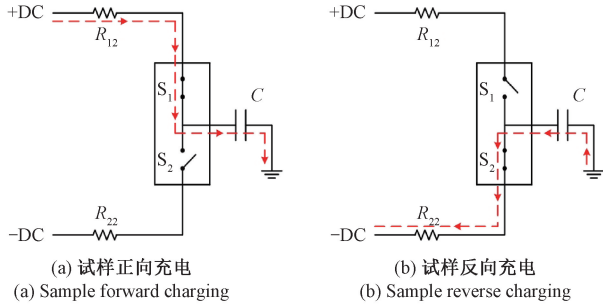


图 2 半桥结构脉冲发生器充放电过程

Fig. 2 Charging and discharging process of half-bridge structure pulse generator

对简化后一阶 RC 电路的两种状态进行暂态分析,负载电容电压 $U_c(t)$ 可表示为:

$$U_c(t) = U(1 - 2e^{-\frac{t}{RC}}) \begin{cases} U = U_{+DC}, R = R_{12}, \text{正向充电} \\ U = U_{-DC}, R = R_{22}, \text{反向充电} \end{cases} \quad (1)$$

式中: U 为直流电压; R 为限流电阻; C 为试样电容。

负载电容的电流 $I_c(t)$ 可表示为:

$$I_c(t) = C \frac{dU_c(t)}{dt} = \frac{2U}{R} e^{-\frac{t}{RC}} \begin{cases} U = U_{+DC}, R = R_{12}, \text{正向充电} \\ U = U_{-DC}, R = R_{22}, \text{反向充电} \end{cases} \quad (2)$$

式中: U 为直流电压; R 为限流电阻; C 为试样电容。

在对变频电机进行绝缘测试时,为保证实验结果的准确性,需将测试脉冲的上升时间和下降时间调至相同,即 $R_{12} = R_{22}$ 。此外,在双极性测试中,一般需保持正负直流母线电压相等,即 $|U_{+DC}| = |U_{-DC}|$ 。因此双极性电压下半桥结构脉冲发生器的功率为:

$$P = f(W_{12} + W_{22}) = 2f \int_0^{\infty} I_c(t)^2 R dt = 4CU^2 f \quad (3)$$

式中: C 为试样电容; U 为直流电压; f 为脉冲频率; R 为限流电阻; W_{12} 和 W_{22} 分别是 R_{12} 和 R_{22} 的单周期能耗。

1.2 全桥结构电路设计

当测试负载容值、电压、频率升高时,系统功率显著提高,限流电阻的温升大幅升高。同时,系统功率随着电压的升高呈平方级增长,内部器件的绝缘将承受更高电

压。为使系统能达到更高的电压等级和更大的带载能力,将两套结构一致的半桥脉冲发生器并联成一套全桥脉冲发生器,其拓扑结构如图 3 所示。两套半桥脉冲发生器在两路反相 TTL 信号的驱动下,输出反相的高频高压脉冲,使试样 C 承受更大电力。

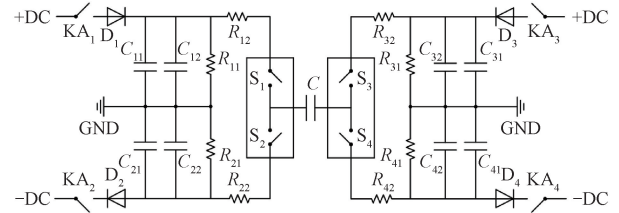


图 3 全桥结构脉冲发生器原理图

Fig. 3 Schematic diagram of full-bridge pulse generator

将全桥结构的脉冲发生器简化为一阶 RC 电路,其工作过程如图 4 所示。当两个半桥固态开关的 S_1 和 S_4 桥臂导通, S_2 和 S_3 桥臂断开,电源对试样正向充电;当两个半桥固态开关的 S_1 和 S_4 桥臂断开, S_2 和 S_3 桥臂导通,电源对试样反向充电。在外部驱动下,两个状态重复交替,试样承受了双极性脉冲电压。

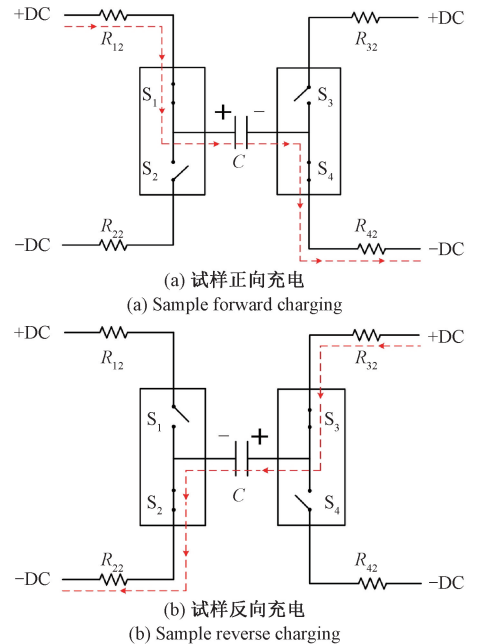


图 4 全桥结构脉冲发生器充放电过程

Fig. 4 Charging and discharging process of full-bridge structure pulse generator

在正负直流母线电压幅值相同且忽略过电压的影响下,全桥结构产生的脉冲电压峰值是半桥结构的两倍,达到了更高的电压等级和更大的输出容量;在产生相同峰值的脉冲电压下,全桥结构相比半桥结构的直流输入电压、承压减小一半,单个半桥功率减小为原来的

1/4,系统发热明显改善,系统的稳定性及可靠性得以增加。

2 脉冲发生系统的控制及保护

高频高压脉冲的控制和保护是全系统的关键技术之一,对电机绝缘进行 PDIV 及耐电晕寿命测试时,灵敏可靠的控制和保护,不仅能使测试结果更加准确,而且能够保障系统及人员的安全。FPGA 具有高速的并行处理性能以及出色的抗干扰能力,本系统控制及保护功能通过 FPGA 实现,本章将对 FPGA 及其外围电路进行介绍。

2.1 驱动电路设计

全桥的两个高压固态开关同步触发信号产生原理如图 5 所示,包括 4 个部分,分别是控制核心 FPGA、14 位双通道数模转换器(digital to analog converter, DAC)、滤波放大电路和高压固态开关。

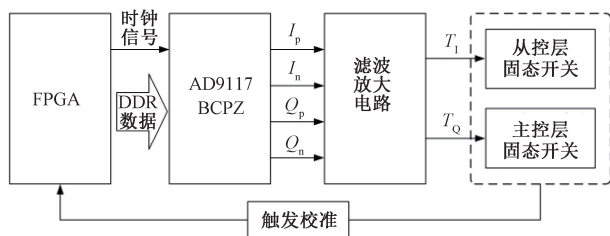


图 5 同步触发信号产生原理

Fig. 5 Generation principle of synchronization trigger signal

主、从控层高压固态开关触发信号的相位 φ 、脉宽 τ 和频率 f 由人机界面输入,经换算可得到 FPGA 内部参数 c_1 、 c_2 、 c_3 ,他们之间的转换关系为:

$$f = \frac{1}{T} = \frac{1}{t_3} = \frac{f_{\text{clk}}}{c_3} \quad (4)$$

$$\tau = t_2 - t_1 = \frac{c_2 - c_1}{f_{\text{clk}}} \quad (5)$$

$$\varphi = \frac{t_1}{t_3} \pi = \frac{c_1}{c_3} \pi \quad (6)$$

式中: f_{clk} 是 FPGA 晶振频率,为 50 MHz; t_1 、 t_2 、 t_3 分别是参数 c_1 、 c_2 、 c_3 对应的时间; T 为触发信号周期。

如图 6 所示, FPGA 产生周期为 t_3 的计数器 c_0 ,并判断该计数值所处的区间,产生相应的 14 位数据 D_0 ,从控层驱动数据 D_1 产生原理与图 6 相同。DAC 的数据格式要求双倍数据速率(double data rate, DDR),FPGA 调用 IP 核(DDIO、PLL),将主控层和从控层两组驱动数据合并为一组 14 位 DDR 格式的数据,将其发送至 DAC 芯片,并为芯片提供 DDR 格式的参考时钟。DAC 产生两组模拟信号 I_p 、 I_n 和 Q_p 、 Q_n ,对其进行滤波、差分、放大处

理,得到同一时钟域下的 T_1 、 T_0 触发信号,分别驱动全桥的两个高压固态开关。

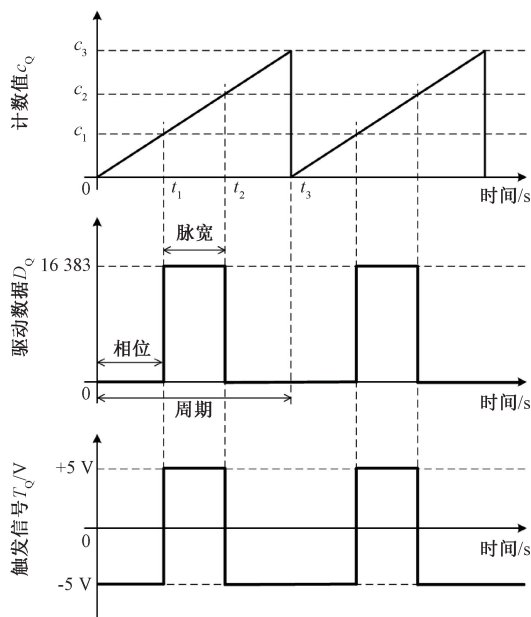


图 6 触发信号产生时序

Fig. 6 Trigger signal generation timing

由于触发信号跳变沿非理想、存在传输时延等原因,全桥两个高压固态开关之间存在死区时间。根据实际死区时间校准 FPGA 配置参数,即可实现两个固态开关同时开断,如图 7 所示。此时负载为 300 pF,重复频率为 1 kHz,产生的电压峰峰值达到 24 kV,两个半桥之间的脉冲死区时间为 0,差分得到的脉冲跳变沿较为规整且输出电压更高。

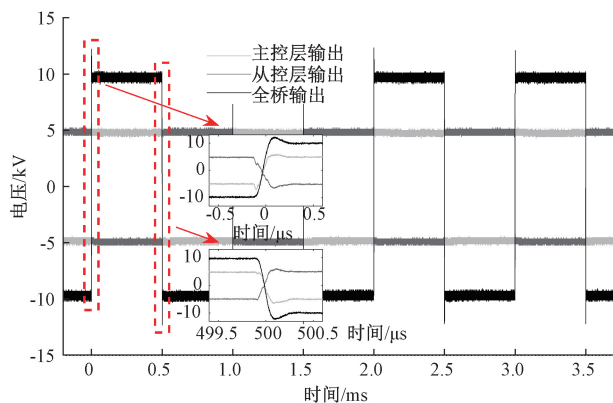


图 7 脉冲发生系统输出波形

Fig. 7 Output waveform of the pulse generation system

2.2 电流保护算法

输出电流经过霍尔传感器(LEM LT58-S7),得到衰减比为 1 000:1 的小电流信号,电流比较电路将该信号转换为电压信号,经过同相、反相放大处理后输入迟滞比较

器,将其与阈值电压进行比较,经过上述处理后的信号交由 FPGA 判断。

限流电阻 R 为百 Ω 级,电机绝缘的容值最大数 nF,由式(2)可得正常充放电的电流脉宽不超过 $2\ \mu\text{s}$,电流最大值 $I_{\max}$ 如下:

$$I_{\max} = \frac{2U}{R} \begin{cases} U = U_{+DC}, R = R_{12}, \text{正向充电} \\ U = U_{-DC}, R = R_{22}, \text{反向充电} \end{cases} \quad (7)$$

式中: U 为直流母线电压; R 为限流电阻。

以占空比为 50% 的双极性方波电压举例,绝缘击穿前的输出电压为方波,绝缘击穿之后电压为零,如图 8 中电压波形所示;绝缘击穿前的输出电流为短脉冲电流,击穿之后电流呈指数衰减,且电流峰值涨幅较小、电流持续时间大幅增加,如图 8 中电流波形所示,因此传统的电流幅值比较方法难以有效判断出绝缘试样的击穿状态。

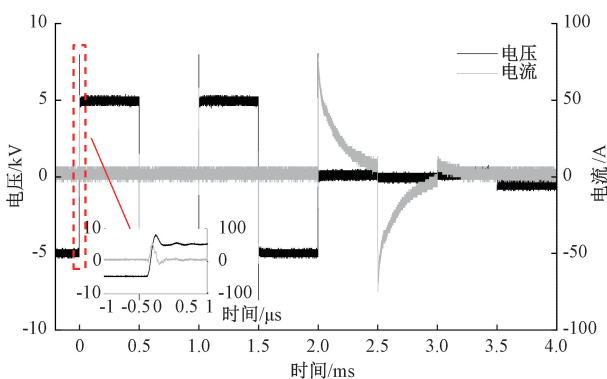


图 8 击穿瞬间电压和电流变化

Fig. 8 Variations of voltage and current at breakdown moment

结合上述击穿前后电流特点,本文设计的电流保护兼顾电流的幅值和脉宽,根据式(7)可确定电流阈值,电流保护原理如图 9 所示,当电流大于电流阈值,电流比较电路输出高电平,反之则输出低电平,将该输出信号交由 FPGA 做进一步判断。FPGA 实时监测 Hall_pos 和 Hall_neg 信号,采用边沿检测原理计数,当采集信号高电平持续时间超过 $5\ \mu\text{s}$,系统迅速切断真空继电器并产生报警信号,停止脉冲输出。双极性电流保护相比于单极性电流保护,FPGA 中的保护响应速度将提升至 μs 级,在保护范围和速度上得到了进一步扩大和提升。

2.3 六级电压保护算法

进行绝缘测试时,高压探头(Tektronix P6015A)实时采集高压脉冲信号,将其按 1 000:1 的比例衰减,传输到六级电压比较电路进行电压等级判断。六级电压保护的原理如图 10 所示,其电路包含阈值依次从低到高的六组比较器,每组比较器分别检测正负两种极性电压,当采集电压高于相应阈值,比较器输出高电平,当采集电压低于相应阈值,比较器输出低电平。

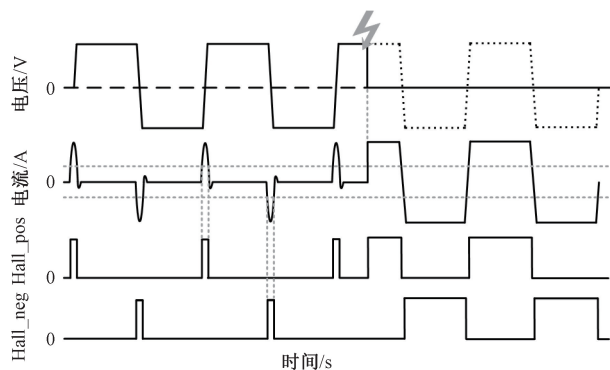


图 9 电流保护原理

Fig. 9 Current protection principle

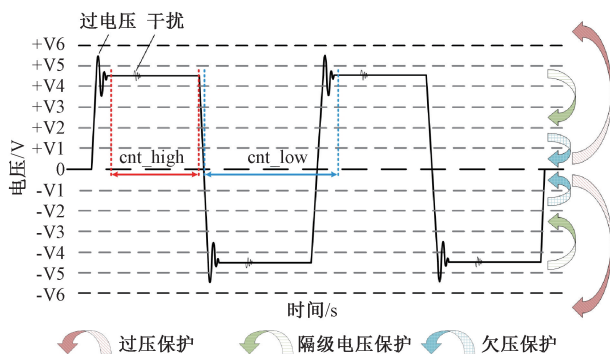


图 10 六级电压保护原理(双极性,50% 占空比)

Fig. 10 Six-level voltage protection principle (bipolar, 50% duty cycle)

将六级电压比较电路处理后的信号输入 FPGA 进行判断,通过对信号边沿检测和对高低电平计数,FPGA 可判断出当前电压等级。当 FPGA 检测到某一比较器输出信号上升沿时,开始计数高电平持续时间,低电平计数清零;当 FPGA 检测到该信号下降沿时,开始计数低电平持续时间,高电平计数清零。在计数过程中,当高电平持续时间超过设定值 cnt_high 时,认为当前电压达到该比较器对应等级,当低电平持续时间超过设定值 cnt_low 时,认为当前电压低于该等级,通过式(4)、(5)可确定高低电平持续时间与设定值 cnt_high 和 cnt_low 之间的关系。如图 10 所示,以占空比 50% 的双极性脉冲电压为例,比较器 +V1 ~ +V4 传入 FPGA 的信号高电平持续时间大于 cnt_high ,而低电平持续时间未超过 cnt_low ,比较器 +V5 ~ +V6 高电平持续时间未超过 cnt_high ,低电平持续时间大于 cnt_low ,即认为当前正极性电压等级为 4 级,同理 FPGA 可判断负极性电压等级也为 4 级。若改变频率和脉宽,高低电平计数设定值 cnt_high 和 cnt_low 也随之改变,可实现任意频率和脉宽下系统输出电压的实时监测。

由于系统的杂散电感影响及高频电磁环境干扰,高压探头衰减后的高压脉冲信号包含过电压和干扰。为避免干扰的影响,六级电压比较电路中均采用迟滞比较器,其门限宽度为 0.3 V,对应高压信号可以滤除 300 V 以内的扰动。为了避免过电压的影响,并且考虑上升/下降时间对实际脉宽产生的影响,需要将脉宽 τ 减去 $1\ \mu\text{s}$ 作为高电平计数设定值 cnt_high 的对应时间,将剩余时间 $T-\tau$ 加上 $1\ \mu\text{s}$ 作为低电平计数设定值 cnt_low 所对应的时间。

基于 FPGA 能够实时监测不同脉冲波形的电压等级,其内部逻辑设置了 3 种电压保护策略:

1) 过压保护。为限制系统各个元器件均在其承压范围内运行,设置比较器 $\pm V6$ 对应高压为 $\pm 6.5\ \text{kV}$,对应全桥输出峰峰值约为 26 kV,当电压超过 6 级后,过压保护动作。

2) 隔级电压保护。FPGA 内设置寄存器,能够实时存储距当前时刻 5 ms 内的电压等级,在 $\pm V2 \sim \pm V5$ 电压范围内,若 5 ms 内电压等级下降超过两级,隔级电压保护动作。该保护进一步减小过电压和干扰影响,同时也提高了脉冲发生系统检测电压下降的灵敏性。

3) 欠压保护。忽略电压较低时过电压较小影响,电压从 $\pm V1$ 以上下降到一级以下,欠压保护动作。该保护与隔级电压保护并行执行,提高了保护可靠性。

在实际测试中,电机绝缘间隙较短,曲率半径较小位置易形成电晕。随着电压升高,电晕放电区进一步扩展,直至两极之间贯通,流注迅速转化为电弧或火花放电,即绝缘间隙被击穿。不同于绝缘击穿后电压瞬间降为零的情况,在上述过程中,电压可能率先出现小范围的降落。相比于传统的单级电压保护,六级电压保护优势在于:击穿响应更迅速、监测的电压范围更大,能够避免系统电压过高带来的损害。

六级电压保护能够同时监测正负极性电压,弥补了单极性保护响应迟钝的缺陷,扩大了保护范围。电流保护与六级电压保护协同作用,当输出电压、电流发生异常时,系统能迅速切断真空继电器并产生报警信号,停止输出的同时自动记录绝缘寿命。

经仿真验证,FPGA 中六级电压保护响应速度能够达到 ms 级,且响应速度与频率呈正相关。在实际应用中,可通过提高频率来加速绝缘材料老化的进程^[23],高频下的电压保护响应速度也将提升至百 μs 级。

2.4 温度保护

使用红外温度传感器 (ABSD-01A-C) 实时监测限流电阻温度,将温度信号转化为电流信号输入到温度比较电路。温度比较电路将两个传感器返回的电流信号转化为电压信号,并与设定的阈值比较,理论上温度与电压幅

值之间的关系为:

$$\theta = 37.5 \times U_{\text{thd}} - 75 \quad (8)$$

式中: θ 为温度值,单位为 $^{\circ}\text{C}$, U_{thd} 为转化后的电压幅值,也可作为阈值电压,单位为 V。实际温度与阈值电压之间的关系如图 11,结果与式 (8) 相符。

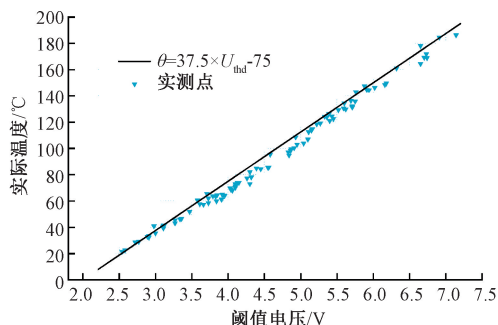


图 11 实际温度与阈值电压转换关系

Fig. 11 Conversion relationship between actual temperature and threshold voltage

对本文设计的脉冲发生系统进行长期满载运行测试,其内部功率器件最高温度稳定在 85°C ,如图 12 所示,温度最大位置位于功率电阻的中间部位,在更高功率场景下的对流设计中,应增强对此处的散热。功率电阻的最大工作温度为 200°C ,其环氧树脂支架耐温为 180°C ,综合考虑其余器件耐温及半导体温漂特性,设置温度安全阈值为 150°C ,即阈值电压约为 6 V。当监测温度超过该阈值,温度比较电路输出高电平,反之则输出低电平,将该信号传入 FPGA 作进一步判断。

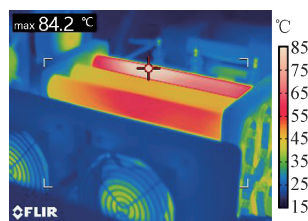


图 12 系统长期运行时功率器件稳定温度
(5 kHz、pk-pk 24 kV、1 600 pF)

Fig. 12 Stable temperature of power devices during long-term system operation (5 kHz, pk-pk 24 kV, 1 600 pF)

在高频电磁环境下,输入 FPGA 的信号存在扰动,若采用迟滞比较器,扰动将会导致阈值电压降低。温度保护能够对输入信号进行消抖处理,FPGA 持续检测到 3 s 的高电平时,则认为温度过高,系统将切断真空继电器、产生过温报警信号。在长时间耐电晕寿命测试时,温度保护能够保障功率器件的温度在安全范围内,提高系统的可靠性。

3 试验结果与分析

为了验证上述技术方案的可行性,本文研发了相应样机,高频高压脉冲发生器模型如图 13 所示。样机左、右侧分别为正、负直流输入,在保证各器件之间绝缘距离符合要求的前提下,高压器件之间的连接线尽可能的短,以减小杂散电感的影响。低压控制与高压回路隔离以增强系统抗干扰能力,散热风扇与液冷循环用以增强系统散热,所设计的脉冲发生系统经长期运行测试,能在输出范围内稳定可靠运行。

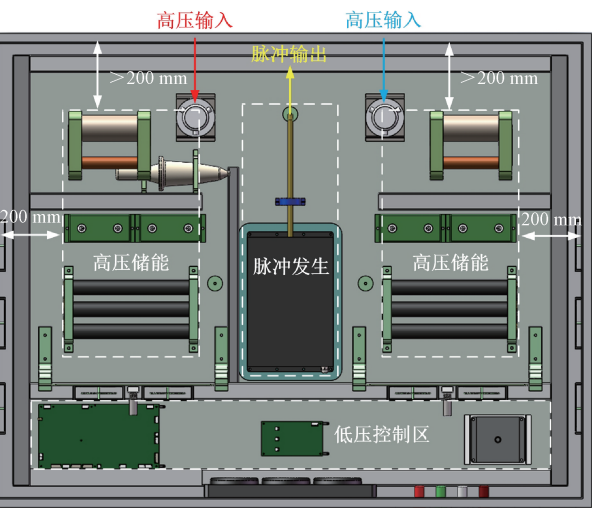
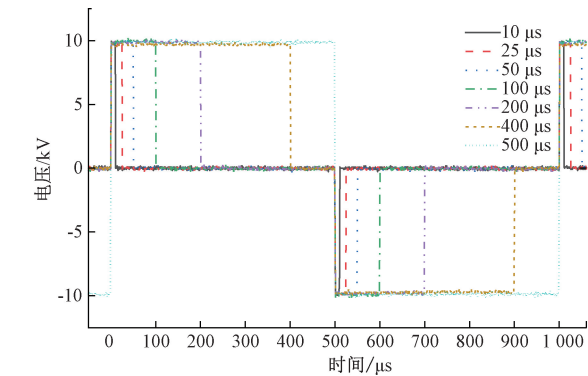


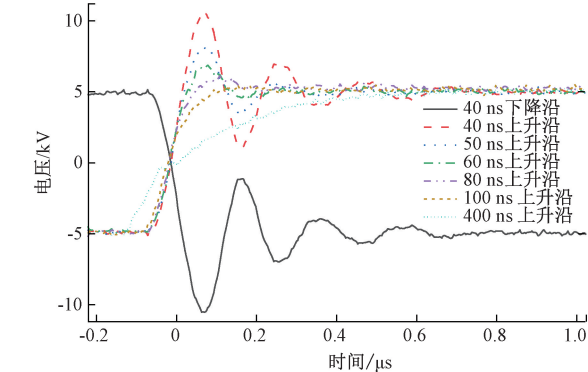
图 13 高频高压脉冲发生器样机
Fig. 13 Prototype of the high frequency and high voltage pulse generator

为测试样机的输出性能,使用 Tektronix P6015A 高压探头、Lecroy waverunner 8254 示波器对高压脉冲进行测量,负载选用 CCG81 型号的 300 pF 电容,耐压为 25 kV。高频高压脉冲发生系统输出的电压峰峰值、频率、脉宽、极性 etc 参数可根据测试需求任意调整,其上升/下降时间最小可达 40 ns,脉冲宽度最小为 1 μ s,最大容性负载能力为 1 600 pF。此外,在高压固态开关的 S_1 、 S_2 桥臂并联续流二极管可实现对电机等感性试样的绝缘测试。图 14 展示了不同脉宽及上升时间的脉冲电压波形,其余参数性能均已测试,波形未列出,所有参数性能指标的测试结果总结在表 1 中。

所研制的高频高压脉冲发生系统参数性能如表 1 所示,针对不同类型的电机绝缘,该脉冲发生系统可实现在不同参数下,对电机绝缘 PDIV 及耐电晕寿命的安全可靠测试。



(a) 不同脉宽下(10~500 μ s)的脉冲电压波形
(a) Pulse voltage waveform at different pulse width(10~500 μ s)



(b) 不同上升/下降时间下(40~400 ns)的脉冲电压波形
(b) Pulse voltage waveform at different rise/fall time(40~400 ns)

图 14 脉冲发生系统产生的不同参数的脉冲电压波形
Fig. 14 Pulse voltage waveform with different parameters generated by the pulse generation system

表 1 脉冲发生器性能参数	
Table 1 Performance parameters of the pulse generator	
参数	范围
极性	单极性/双极性
电压峰峰值	0~24 kV,连续可调
重复频率	0~100 kHz,连续可调
上升/下降时间	最小 40 ns,可调
脉冲宽度	最小 1 μ s,连续可调
负载能力	0~1 600 pF

4 结 论

为解决强电磁干扰条件下高频高压脉冲纳秒级实时控制、保护的难题,本文基于新型半导体固态开关和 FPGA 技术,研制了一套参数灵活可调的高频高压脉冲发生器,结论如下:

1) 通过纳秒级 FPGA,开发了高频高压下脉冲实时控制技术,研制了一套边沿时间 40~500 ns 任意可调的

高频高压脉冲发生器,其产生高压脉冲的宽度和死区时间最小 $1\ \mu\text{s}$,最大重复频率 $100\ \text{kHz}$ 。

2) 基于半桥结构的脉冲发生器,提出测试容量更大、电压等级更高的全桥拓扑结构,测试容量达 $1\ 600\ \text{pF}$,电压峰峰值可达 $24\ \text{kV}$ 。

3) 通过设计的多级电压突降保护算法、电流脉宽实时检测、纳秒级脉冲实时控制技术以及多种抗干扰措施,保障了脉冲发生器在高频电磁干扰环境下安全稳定运行。

本文所设计的高频高压脉冲发生器可为电机的绝缘性能评估提供重要实验基础,在未来将考虑在高频脉冲下耦合环境因素研究变频电机绝缘性能。

参考文献

- [1] PASTURA M, NUZZO S, IMMOVILLI F, et al. Partial discharges in electrical machines for the more electric aircraft-part I: A comprehensive modeling tool for the characterization of electric drives based on fast switching semiconductors [J]. IEEE Access, 2021, 9: 27109-27121.
- [2] 张天龙, 刘学忠, 张蕊, 等. 感应脉冲电压下电机绕组局部放电近场测量技术及应用 [J]. 中国电机工程学报, 2018, 38(9): 2763-2771.
ZHANG T L, LIU X ZH, ZHANG R, et al. Near-field partial discharge measurement technology and application in rotating machine winding under external induced impulse voltage [J]. Proceedings of the CSEE, 2018, 38(9): 2763-2771.
- [3] HAN T, CAVALLINI A. Dielectric properties and partial discharge endurance of thermally aged nano-structured polyimide [J]. IEEE Electrical Insulation Magazine, 2020, 36(3): 39-46.
- [4] STONE G, CAMPBELL S, TETREAULT S. Inverter-fed drives: Which motor stators are at risk? [J]. IEEE Industry Applications Magazine, 2000, 6(5): 17-22.
- [5] ABADIE C, BILLARD T, LEBEY T. Partial discharges in motor fed by inverter: From detection to winding configuration [J]. IEEE Transactions on Industry Applications, 2019, 55(2): 1332-1341.
- [6] NARAYANASAMY B, SATHYANARAYANAN A S, LUO F, et al. Reflected wave phenomenon in SiC motor drives: Consequences, boundaries, and mitigation [J]. IEEE Transactions on Power Electronics, 2020, 35(10): 10629-10642.
- [7] GAO J, RUMI A, HE Y, et al. Towards a holistic approach to inverter-fed machine design: FEM-based PDIV prediction of complete windings [J]. IEEE Transactions on Dielectrics and Electrical Insulation, 2023, 30(6): 2870-2877.
- [8] 江军, 李治, 张本栋, 等. 航空线缆的绝缘性能与检测综述 [J]. 中国电机工程学报, 2023, 43(10): 4005-4022.
JIANG J, LI ZH, ZHANG B D, et al. A review on insulation performance and detection for aeronautical cables [J]. Proceedings of the CSEE, 2023, 43(10): 4005-4022.
- [9] IEC 60034-18-41. Rotating electrical machines-Part 18-41: Partial discharge free electrical insulation systems (Type I) used in rotating electrical machines fed from voltage converters-Qualification and quality control tests [S]. Geneva, Switzerland: IEC, 2014.
- [10] IEC 60034-18-42. Rotating electrical machines-Part 18-42: Partial discharge resistant electrical insulation systems (Type II) used in rotating electrical machines fed from voltage converters-Qualification tests [S]. Geneva, Switzerland: IEC, 2017.
- [11] 何东欣, 张涛, 陈晓光, 等. 脉冲电压下电力电子装备绝缘电荷特性研究综述 [J]. 电工技术学报, 2021, 36(22): 4795-4808.
HE D X, ZHANG T, CHEN X G, et al. Research overview on charge characteristics of power electronic equipment insulation under the pulse voltage [J]. Transactions of China Electrotechnical Society, 2021, 36(22): 4795-4808.
- [12] WANG P, LI P, AKRAM S, et al. Considering the parameters of pulse width modulation voltage to improve the signal-to-noise ratio of partial discharge tests for inverter-fed motors [J]. IEEE Transactions on Industrial Electronics, 2022, 69(5): 4545-4554.
- [13] 郭厚霖, 王鹏, 林海, 等. 低压散绕变频电机绝缘薄弱点定位方法研究 [J]. 仪器仪表学报, 2021, 42(11): 140-149.
GUO H L, WANG P, LIN H, et al. Study on the location method of insulation weak point for low-voltage random-wound inverter-fed motor [J]. Chinese Journal of Scientific Instrument, 2021, 42(11): 140-149.
- [14] AKRAM S, WANG P, MENG P, et al. Pulse width modulation voltage source deadtime effect on partial discharge and lifetime of inverter-fed motor insulation [J]. High Voltage, 2022, 7(6): 1185-1193.
- [15] LUSAURDI L, CAVALLINI A, DEGANI M. The impact of impulsive voltage waveforms on the electrical

- insulation of actuators for more electrical aircraft (MEA)[C]. IECON 2017-43rd Annual Conference of the IEEE Industrial Electronics Society, Beijing, China, 2017: 4414-4418.
- [16] RUMI A, MARINELLI J G, BARATER D, et al. The challenges of reliable dielectrics in modern aerospace applications: The hazard of Corona Resistant materials[J]. IEEE Transactions on Transportation Electrification, 2022, 8(4): 4646-4653.
- [17] 黄寅, 王鹏, 李金泉, 等. 基于FPGA的变频电机绝缘击穿监测系统设计与实现[J]. 国外电子测量技术, 2019, 38(10): 70-74.
- HUANG Y, WANG P, LI J Q, et al. Design and implementation of insulation breakdown state monitoring system based on FPGA [J]. Foreign Electronic Measurement Technology, 2019, 38(10): 70-74.
- [18] SAKAMOTO T, NAMI A, AKIYAMA M, et al. A repetitive solid state Marx-type pulsed power generator using multistage switch-capacitor cells [J]. IEEE Transactions on Plasma Science, 2012, 40(10): 2316-2321.
- [19] REDONDO L M, ZAHYKA M, KANDRATSYEU A. Solid-state generation of high-frequency burst of bipolar pulses for medical applications [J]. IEEE Transactions on Plasma Science, 2019, 47(8): 4091-4095.
- [20] JIANG W, SUGIYAMA H, TOKUCHI A. Pulsed power generation by solid-state LTD[J]. IEEE Transactions on Plasma Science, 2014, 42(11): 3603-3608.
- [21] 陈君强, 王鹏, 黄寅, 等. 变频电机绝缘局放电压自动测试系统设计[J]. 电子测量与仪器学报, 2019, 33(7): 114-121.
- CHEN J Q, WANG P, HUANG Y, et al. Design of an automatic test system for partial discharge voltage of inverter-fed motor insulation [J]. Journal of Electronic Measurement and Instrumentation, 2019, 33(7): 114-121.
- [22] PEPLOV V V, SAETHRE R B. Performance of high voltage bipolar pulse generator with fast push-pull solid-state switch modules[C]. 2018 IEEE International Power Modulator and High Voltage Conference (IPMHVC), Jackson, USA, 2018: 26-30.
- [23] JARRAR I M, CHERNEY E A, JAYARAM S H. Ageing and the life curve of type II turn-to-turn insulation under repetitive impulse energization: Effect of switching frequency [C]. 2021 IEEE Conference on Electrical Insulation and Dielectric Phenomena (CEIDP), Vancouver, Canada, 2021: 117-120.

作者简介



师洋, 2022 年于四川大学获得学士学位, 现为四川大学硕士研究生, 主要研究方向为脉冲功率技术、电气设备绝缘检测与故障诊断。

E-mail: shiyang129@stu.scu.edu.cn



王鹏(通信作者), 分别于 2004 年、2007 年和 2013 年获得西南交通大学学士、硕士和博士学位, 现为四川大学副教授, 博士生导师, 主要研究方向为新能源及电力电子装备中的绝缘系统性能评估。

E-mail: pwang@scu.edu.cn

Wang Peng (Corresponding author) received his B. Sc. degree, M. Sc. degree and Ph. D. degree all from Southwest Jiaotong University in 2004, 2007, and 2013, respectively. He is currently an associate professor and a Ph. D. advisor at Sichuan University. His main research interests include performance assessment of insulation systems in new energy and power electronic equipment.