

DOI: 10.19650/j.cnki.cjsi.J2412520

# 基于带宽交织采样架构的 80 GSps 超宽带实时采集系统\*

赵禹<sup>1</sup>, 叶芃<sup>2</sup>, 孟捷<sup>2</sup>, 黄武煌<sup>1</sup>, 杨扩军<sup>1</sup>

(1. 电子科技大学 成都 611731; 2. 电子科技大学(深圳)高等研究院 深圳 518110)

**摘要:**利用 8 片 10 GSps 的模数转换器(ADC)芯片, 基于带宽交织采样架构设计并且实现了具有 80 GSps, 20 GHz 带宽的超宽带实时数据采集系统。对带宽交织采集系统中的子带分解、多子带间采集同步、交叠带以及全频带拼合等一系列问题展开了研究, 并基于分治法的思想提出了相应的校准以及补偿方法, 补偿前后的时域以及频域分析对比证明了提出补偿方法的有效性。实验结果表明, 系统实现了具有 80 GSps 采样率、20 GHz 带宽指标, 其中有效位数(ENOB)以及无杂散动态范围(SFDR)在 20 GHz 处可以达到 6 bit 以及 40 dB, 并给出了系统 ENOB 随频率变化的曲线, 采集系统上升时间为 22 ps, 实验数据表明系统各项指标处于国内领先水平。

**关键词:**超宽带数据采集; 带宽交织; 并行同步采样; 频响补偿

中图分类号: TH7 文献标识码: A 国家标准学科分类代码: 460.4030

## Ultra-wideband data acquisition system with 80 GSps based on bandwidth interleaved architecture

Zhao Yu<sup>1</sup>, Ye Peng<sup>2</sup>, Meng Jie<sup>2</sup>, Huang Wuhuang<sup>1</sup>, Yang Kuojun<sup>1</sup>

(1. University of Electronic Science and Technology of China, Chengdu 611731, China;

2. Shenzhen Institute for Advanced Study, University of Electronic Science and Technology of China, Shenzhen 518110, China)

**Abstract:** This article uses eight 10 GSps ADCs to design an ultra-wideband high-speed data acquisition (DAQ) system with 80 GSps and 20 GHz bandwidth based on the bandwidth-interleaved (BI) sampling architecture and applies it to a real-time digital storage oscilloscope (DSO). Research is implemented on sub-band decomposition, acquisition synchronization between multiple sub-bands, overlapping bands, and full-band splicing. Based on the divide and conquer method, corresponding calibration and compensation methods are proposed. The comparative analysis is conducted within both the time and frequency domains, prior to and subsequent to the implementation of the compensation technique, and substantiates the efficacy of the proposed method. The findings from the experiment show that the DAQ system attains a sampling rate of 80 GSps and a bandwidth of 20 GHz. The system ENOB and SFDR could reach 6 bits and 40 dB at 20 GHz, and the changing curve of ENOB with frequency is given. The rise time of the acquisition system is 22 ps. Experimental data show that the system's various indicators are at the leading domestic level.

**Keywords:** ultra wide-band data acquisition system; FIADC; parallel synchronous data acquisition; frequency response compensation

## 0 引言

数据采集(data acquisition, DAQ)系统是将模拟信号转换为数字信号的关键, 被广泛应用于雷达、通信以及电子测试仪器等前沿科技领域, 是电子系统中核心指标实

现的“先决条件”。随着电子系统中传输信息量的爆炸式增长, 导致电子信号逐渐呈现出超宽带的频谱特性。这为以数字示波器为代表的电子测试仪器的 DAQ 系统提出了超高速宽带的要求。例如 PCIe 3.0 一致性分析需要示波器具有  $\geq 16$  GHz 的 DAQ 带宽<sup>[1]</sup>; 高能物理爆轰试验中, 需要带宽  $\geq 10$  GHz 的示波器捕获瞬态变化的粒子飞行轨迹<sup>[2]</sup>。

高速 DAQ 系统的实现依赖于模数转换器 (analog to digital converter, ADC), 其直接决定了 DAQ 系统的采样率以及带宽。发达国家利用其先进的集成电路工艺, 在 ADC 芯片指标上具有绝对的领先优势。美国 Keysight 公司基于磷化铟 (InP) 工艺研发了具有 256 GSps, 110 GHz 带宽的 DAQ 系统, 并应用于其 Infiniium UXR 系列数字示波器中, 是目前世界上采样率以及带宽最高的示波器<sup>[3]</sup>。国内 ADC 起步较晚, 受限于集成电路工艺的发展, 大多商用 ADC 集中在低速高精度 ADC, 然而在高速 ADC 领域, 特别是 GSps 以上的指标全面落后于发达国家, 目前国内最高指标的商用 ADC 芯片是苏州讯芯微电子的 AAD08S010 G, 其采样率为 10 GSps, 带宽为 5.8 GHz, 与国外差距较大, 这也导致 DAQ 系统的发展相对滞后, 进而限制了电子测试仪器发展, 目前国内已公开的国产示波器产品中, 最高指标的为普源精电公司的 DS80000 系列, 最高指标为 40 GSps, 13 GHz 带宽。

基于此现状, 如何在现有 ADC 芯片采样率以及带宽指标基础上提升 DAQ 系统指标, 成为了 DAQ 系统研究的重要发方向, 也是国产电子测试仪器摆脱 ADC 指标现状, 快速追赶甚至超越发达国家电子测试仪器的破局之路。

传统的时间交织 (time interleaved, TI) 采样架构, 能够有效地提升 DAQ 系统的采样率指标, 获得了广泛的研究<sup>[4-6]</sup>, 而该架构只能提升 DAQ 的采样率, 无法提升带宽, 特别是随着并行路数的增多, 导致其 ADC 容性负载的加大, 反而会降低 DAQ 系统的输入带宽<sup>[7]</sup>。2007 年 Pupalakis<sup>[8]</sup> 提出带宽交织 (bandwidth interleaved, BI) 采样架构, 利用 3 个 6 GHz 带宽的子带, 通过频域交织的方式实现了 18 GHz 的带宽。该架构的研究重点在于如何进行模拟信号的子带分解并且在数字后端消除由于子带间模拟电路频响非一致性引入的各类频响误差, 从而实现输入信号在数字后端的完美重构 (perfect reconstruction, PR)。Lecroy 公司基 BI 架构将输入信号带宽划分为 3 个频率子带, 并基于分治法的思想对模拟前端的频响失配进行了补偿, 实现了输入信号的 PR, 并应用于其 100 GHz 带宽的数字示波器。Song 等<sup>[9]</sup> 将四阶 Butterworth 滤波器作为子带分解滤波器, 搭建了五子带的 BI-DAQ 系统仿真平台, 并利用双共轭梯度算法针对每个子带设计数字综合滤波器组, 完成了对子带分解滤波器频响失配误差的补偿以及镜像的抑制, 实现了输入信号的 PR。Ma 等<sup>[10]</sup> 在频域完成了子带的恢复以及补偿, 实现了 8 GHz 带宽的 DAQ 系统。赵禹<sup>[11]</sup> 基于两子带 BI 架构实现了具有 40 GSps 采样率、10 GHz 带宽的数字示波器 DAQ 系统。

本文利用 8 片 10 GSps 采样率的 ADC, 首次搭建了基于四子带 BI 架构的 DAQ 系统。围绕该 BI-DAQ 系统

中的模拟与数字本振同步、子带间交叠带误差校准以及通带频率响应误差校准展开了研究并提出了相应的解决方法。最终实现了具有 80 GSps 采样率, 20 GHz 带宽的 DAQ 系统, 并应用于实时数字示波器中。实验结果表明, 该 DAQ 系统实现了 80 GSps 的采样率以及 20 GHz 的模拟带宽, 在 20 GHz 时, 无杂散动态范围 (spurious free dynamic range, SFDR) 可以达到 40 dB, 有效位数 (effective number of bits, ENOB) 为 6 bit, 上升时间 (rise time, RT) 达到 22 ps。在采样率以及带宽等核心指标上领先于国内同类产品, 与国际上成熟产品指标达到相当水平。

## 1 总体方案

本文系统总体框架如图 1 所示, 基于带宽交织采样的 20 GHz 超宽带实时数字示波器主要由模拟信号调理与时钟、数据采集、数据处理以及控制与显示 4 个模块组成。

输入的模拟信号经过模拟滤波器组分解为 4 个频率子带 (DC~6 GHz, 6~10 GHz, 10~16 GHz 以及 16~20 GHz)。其中, 高频子带 (2~4 子带) 经模拟下变频后的信号与第 1 子带信号一同送入宽带信号调理通道阵列进行信号的增益与偏置调节。调理后的信号送入 4 个 ADC 采样阵列进行采样, 其中采样阵列由两片 10 GSps 采样率的 ADC 通过时间交织的方式实现 20 GSps 的采样率。为了保证多子带采样数据的正确拼合, 模拟本振与采样时钟信号进行了同源设计。每个 ADC 采样阵列的采样数据送往一片现场可编程门阵列 (field programmable gate array, FPGA) 进行数据的接收。各个子带接收后的数据经数字上采样、数字上变频恢复至原始频带后送入双倍速率随机存储器 (double data rate synchronous dynamic random access memory, DDR SDRAM) 进行存储。随后, 4 个频率子带的采样数据一同送入信号处理 FPGA, 经过交叠带误差校正以及通带频响补偿等数字信号处理过程, 实现输入信号的重构。信号处理 FPGA 通过一片通信 FPGA 与工控机 (industrial personal computer, IPC) 进行数据和控制指令的传输。IPC 可以完成采集控制、数学运算、波形分析以及参数测量等功能, 并且能够通过多种接口与外部通信, 最终, 重构的信号通过 IPC 绘制在示波器的显示屏上。

## 2 BI-DAQ 系统数学模型

M 子带 BI-DAQ 系统的数学模型, 如图 2 所示。

其中,  $H_{a_m}(j\Omega)$  为子带分解滤波器频响,  $H_{ai_m}(j\Omega)$  为抗镜像滤波器以及 ADC 采样保持器频响,  $F_{a_m}(e^{j\omega})$  以及

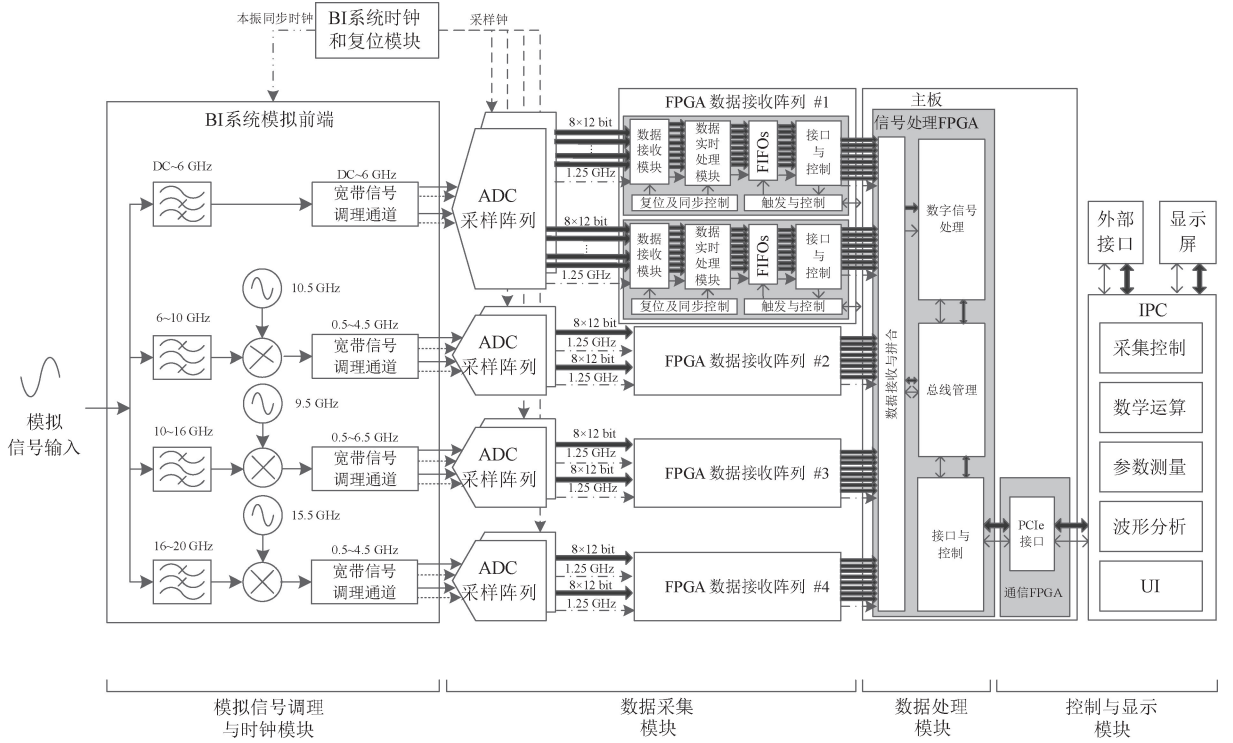


图1 基于BI-DAQ的超宽带实时数字示波器总体框架

Fig. 1 General framework of BIDAQ-based real-time digital oscilloscope

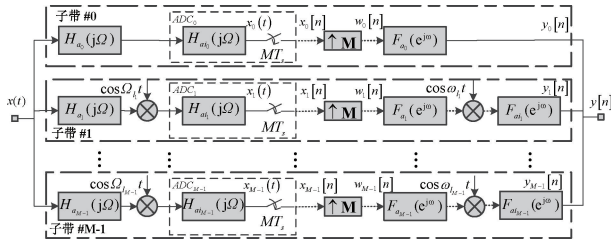


图2 M子带BI-DAQ系统数学模型

Fig. 2 Mathematical model of M sub-band BI-DAQ system

$F_{ai_m}(e^{j\omega})$  分别表示数字后端抗混叠以及抗镜像滤波器频响,则子带拼合后信号  $y[n]$  的频域表达式为:

$$Y(e^{j\omega}) = X(e^{j\omega})T(e^{j\omega}) + \varepsilon(e^{j\omega}) \quad (1)$$

其中:

$$T(e^{j\omega}) = \sum_{m=0}^{M-1} G_{m,0}(e^{j\omega}) \quad (2)$$

式(2)为BI系统的传递函数。

$$\varepsilon(e^{j\omega}) = \sum_{k=0}^{M-1} \sum_{m=0}^{M-1} [X(e^{j(\omega+2\omega_{l_m}+k\omega_T)})E_{l_{m,k}}^+(e^{j\omega}) + X(e^{j(\omega-2\omega_{l_m}+k\omega_T)})E_{l_{m,k}}^-(e^{j\omega})] + \sum_{k=1}^{M-1} \sum_{m=0}^{M-1} X(e^{j(\omega+k\omega_T)})G_{m,k}(e^{j\omega}) \quad (3)$$

式(3)为数字上变频以及上采样过程中引入的各类杂散误差。其中:

$$G_{m,k}(e^{j\omega}) = \begin{cases} H_{a_0}(e^{j(\omega+k\omega_T)})H_{a_{i_0}}(e^{j(\omega+k\omega_T)})F_{a_0}(e^{j\omega}), & m=0 \\ H_{a_m}(e^{j(\omega+k\omega_T)})[H_{ai_m}(e^{j(\omega+\omega_{l_m}+k\omega_T)})F_{a_m}(e^{j(\omega+\omega_{l_m})}) + H_{ai_m}(e^{j(\omega-\omega_{l_m}+k\omega_T)})F_{a_m}(e^{j(\omega-\omega_{l_m})})]F_{ai_m}(e^{j\omega}), & m=1,2,\dots,M-1 \end{cases}$$

$$E_{l_{m,k}}^+(e^{j\omega}) = H_{a_m}(e^{j(\omega+2\omega_{l_m}+k\omega_T)})H_{ai_m}(e^{j(\omega+\omega_{l_m}+k\omega_T)})$$

$$F_{a_m}(e^{j(\omega+\omega_{l_m})})F_{ai_m}(e^{j\omega})$$

$$E_{l_{m,k}}^-(e^{j\omega}) = H_{a_m}(e^{j(\omega-2\omega_{l_m}+k\omega_T)})$$

$$H_{ai_m}(e^{j(\omega-\omega_{l_m}+k\omega_T)})F_{a_m}(e^{j(\omega-\omega_{l_m})})F_{ai_m}(e^{j\omega}) \quad (4)$$

根据滤波器组完美重构的理论, BI架构完美重构输入信号的条件可以写为:

$$T(e^{j\omega}) = e^{-j\omega d}, \varepsilon(e^{j\omega}) = 0 \quad (5)$$

式中:  $d$  为一常数, 即重构后信号是输入信号的延时。

### 3 子带分解滤波器组设计

子带分解滤波器组  $H_m(j\Omega)$  设计是BI架构的首要步骤,也是数字后端实现PR的重要前提。一方面,  $H_m(j\Omega)$  通带幅频响应平坦度以及相频响应的线性度直接决定了数字后端信号完美重构的难度;另一方面,各

个频率子带的划分包括本振的选择策略同样影响着数字后端各类杂散误差的校正。子带的划分以及本振频率的选择主要考虑的是在 ADC 采集前端避免引入额外的杂散分量,包括混频镜像,射频馈通以及采样可能引入的混叠误差。

### 3.1 模拟混频镜像及采样混叠误差

定义子带分解滤波器的通带频率  $f_m^{L_{pass}}$  以及  $f_m^{H_{pass}}$  对应子带分解滤波器的低侧以及高侧衰减 -6 dB 时的频率,  $f_m^{L_{stop}}$  以及  $f_m^{H_{stop}}$  对应滤波器衰减  $-A_{stop}$  dB 的频率。子带分解滤波器通带频率如图 3 所示。

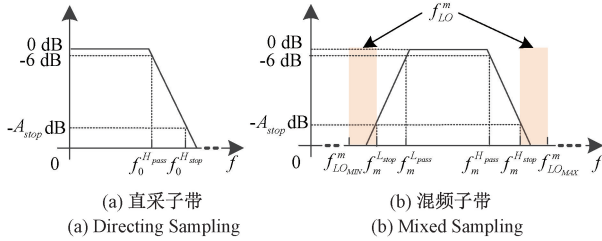


图3 子带分解滤波器组及本振示意图  
Fig. 3 Band decomposition filter banks and local oscillator

设 ADC 以及模拟信号调理通道带宽最小值为  $f_{BW}^{sub}$ , 单个子带的采样率为  $f_s^{sub}$ , 则子带 1 (直采子带) 通带  $f_0^{H_{pass}}$  以及阻带  $f_0^{L_{stop}}$  满足  $f_0^{H_{pass}} \leq f_s^{sub}/2$  并且  $f_0^{L_{stop}} \leq f_{BW}^{sub}$ 。高频子带 (混频子带) 通带  $f_m^{L_{pass}} = f_{m-1}^{H_{pass}}$  以及阻带  $f_m^{L_{stop}}$ ,  $f_m^{H_{stop}}$ , ( $m = 1, 2, \dots, M-1$ ) 满足式 (6)。

$$\begin{cases} |f_m^{L_{pass}} - f_m^{LO}| \leq f_{BW}^{sub}, |f_m^{H_{pass}} - f_m^{LO}| \leq f_{BW}^{sub} \\ f_{M-1}^{H_{pass}} = f_{BW}^{sub}, |f_m^{L_{stop}} - f_m^{LO}| \leq f_s^{sub}/2 \\ |f_m^{H_{stop}} - f_m^{LO}| \leq f_s^{sub}/2 \end{cases} \quad (6)$$

式中:  $f_m^{LO}$  为第  $m$  子带的本振频率。根据式 (6) 可以推导出第  $m$  子带本振取值范围为:

$$\begin{aligned} f_m^{LO} &\in [f_m^{L_{stop}}, f_m^{L_{pass}} + f_{BW}^{sub}], \quad \text{低侧混频} \\ f_m^{LO} &\in [f_m^{H_{pass}} - f_{BW}^{sub}, f_m^{H_{stop}}], \quad \text{高侧混频} \end{aligned} \quad (7)$$

### 3.2 混频器馈通

BI 架构中, 混频过程中引入的各类交调失真, 可以采用双平衡混频器来降低交调失真, 然而 RF-IF 的馈通问题, 却难以通过器件选型避免, 特别是对于 BI 架构的第 2 子带, 其 RF 频带与 IF 频带距离较近, RF-IF 馈通可能直接进入中频参与数字后端的子带恢复过程, 引入额外的误差。同时, 为了避免 LO-IF 的馈通, 第 2 子带通常采用高侧混频的方式, 即本振频率大于 RF 信号最大频率, 第 2 子带馈通如图 4 所示。

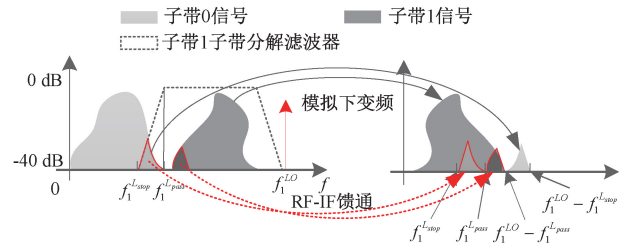


图4 RF-IF 馈通示意图

Fig. 4 Illustration of RF-IF feedthrough

由图 4 可以看出, 合理的子带分解策略可以有效的避开 RF-IF 馈通的影响, 即:

$$f_1^{LO} < f_1^{L_{stop}} + f_1^{L_{pass}} \quad (8)$$

此时, RF-IF 馈通将不再第 2 子带的中频信号发生重叠。综上, 式 (6)~(8) 共同组成了 BI 架构子带分解以及本振频率选择的策略基本原则。而图 3 中阻带衰减值  $A_{stop}$  取决于系统 SFDR 性能指标的需求, 即  $A_{stop} \geq SFDR$ 。基于此, 本文的子带分解滤波器频响如图 5 所示。

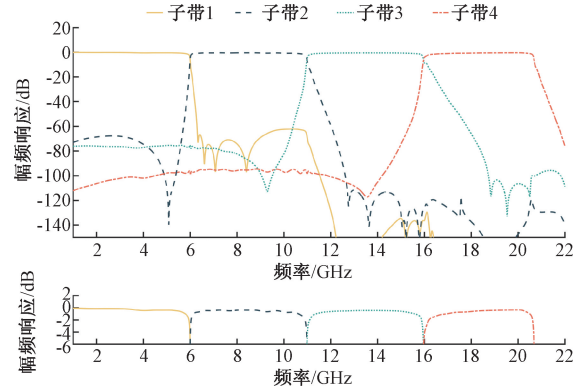


图5 子带分解滤波器组频响

Fig. 5 Frequency response of decomposition filter banks

从图 5 可以看出, 本文采用的子带分解滤波器频响通带波动  $< 1$  dB, 且子带之间的衰减  $A_{stop} > 60$  dB, 2~4 子带本振频率分别为 11.5、10.5 以及 15.5 GHz。

## 4 子带恢复技术

经 ADC 采样量化后的信号, 需要进行数字上采样以及数字混频处理, 将各个子带恢复至原始频带。其中, 数字上采样过程一方面是为了提升系统采样率, 另一方面则是为了避免数字上变频过程产生的镜像分量发生频谱混叠。因此, 子带恢复的关键在于在不引入额外误差的前提下, 将各个子带采样后的信号恢复至模拟下变频前, 为后续各个子带的正确拼合以及校正提供前提。

BI架构中,数字上采样通过零值内插的方式配合多相滤波器结构实现采样率的提升。数字上变频则可以利用CORDIC算法产生数字本振,并通过数字乘法器实现信号的数字上变频以及抗镜像滤波<sup>[11]</sup>。与此同时,为了不引入额外的相位误差,滤波器选用具有线性相位的有限脉冲响应(finite impulse response, FIR)滤波器。

在BI架构中,上采样以及上变频后的信号的频域表达式为:

$$W_m(e^{j\omega}) = \frac{1}{MT_s} \sum_{k=0}^{M-1} X_m(e^{j(\omega+k\omega_s)}) F_{a_m}(e^{j\omega}),$$

$$m \in [0, M-1]$$

$$Y_m(e^{j\omega}) = \frac{1}{2} [W_m(e^{j(\omega+\omega_m)}) + W_m(e^{j(\omega-\omega_m)})] \times$$

$$F_{ai_m}(e^{j\omega}), \quad m \in [1, M-1]$$

在此过程中,各个子带抗混叠滤波器 $F_{a_m}(e^{j\omega})$ 以及抗镜像滤波器 $F_{ai_m}(e^{j\omega})$ 的通阻带设置直接决定了上采样以及上变频过程中引入的杂散抑制程度。根据式(9)引入的镜像误差如图6所示。

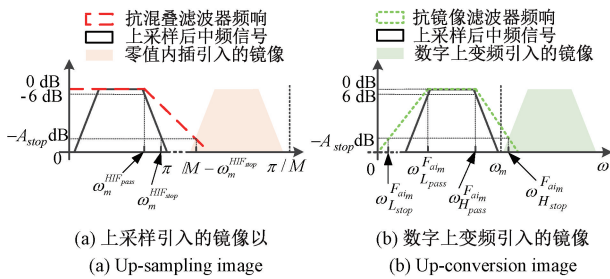


图6 子带信号恢复过程中引入的镜像误差

Fig. 6 Images introduced in the process of sub-band recovery

由图6以及式(9)可知,抗混叠滤波器 $F_{a_m}(e^{j\omega})$ 可以使用低通滤波器滤除零值内插引入的镜像分量,其通阻带频率为:

$$\omega_{pass}^{F_{a_m}} = \begin{cases} f_0^{H_{pass}}/f_s \times 2\pi, & m=0 \\ (f_m^{LO} - f_m^{L_{pass}})/f_s \times 2\pi, & m \neq 0 \text{ 且 } f_m^{LO} > f_m^{H_{stop}} \\ (f_m^{H_{pass}} - f_m^{LO})/f_s \times 2\pi, & m \neq 0 \text{ 且 } f_m^{LO} < f_m^{L_{stop}} \end{cases}$$

$$\omega_{stop}^{F_{a_m}} = \begin{cases} \pi/M - f_0^{H_{stop}}/f_s \times 2\pi, & m=0 \\ \pi/M - (f_m^{LO} - f_m^{L_{stop}})/f_s \times 2\pi, & m \neq 0 \text{ 且 } f_m^{LO} > f_m^{H_{stop}} \\ \pi/M - (f_m^{H_{stop}} - f_m^{LO})/f_s \times 2\pi, & m \neq 0 \text{ 且 } f_m^{LO} < f_m^{L_{stop}} \end{cases}$$

抗镜像滤波器则采用带通滤波器,其通阻带频率为:

$$\omega_{pass}^{F_{ai_m}} = f_m^{L_{pass}}/f_s \times 2\pi, \quad \omega_{H_{pass}}^{F_{ai_m}} = f_m^{H_{pass}}/f_s \times 2\pi$$

$$\omega_{stop}^{F_{ai_m}} = \begin{cases} 0, & f_m^{LO} > f_m^{H_{stop}} \\ 2 \times f_m^{LO} - f_m^{L_{stop}}, & f_m^{LO} < f_m^{L_{stop}} \end{cases}$$

$$\omega_{H_{stop}}^{F_{ai_m}} = \begin{cases} 2 \times f_m^{LO} - f_m^{H_{stop}}, & f_m^{LO} > f_m^{H_{stop}} \\ \pi, & f_m^{LO} < f_m^{L_{stop}} \end{cases}$$

除了通阻带频率外, $F_{a_m}(e^{j\omega})$ 以及 $F_{ai_m}(e^{j\omega})$ 的通带纹波 $\delta_p$ 以及阻带衰减 $\delta_s$ 也同样是子带恢复中重要的参数指标。为了尽可能的还原各个子带信号,通常需要 $\delta_p$ 足够小以保证不引入额外的幅度误差, $\delta_s$ 需要足够大以消除镜像误差,并且与ADC量化位数相关<sup>[11]</sup>。然而较小的 $\delta_p$ 以及较大的 $\delta_s$ 会导致滤波器系数急剧增加<sup>[12]</sup>,进而提升BI系统的实现复杂度。对于示波器8~12 bit的DAQ系统而言,通常设置 $\delta_s \geq 80$  dB并且 $\delta_p \leq 0.1$  dB。

参考文献[11]的研究,本文的本振参数设置,无需增加额外的计数器进行模拟与数字本振的同步,仅需完成子带间固定相位差的校正即可。

## 5 子带间交叠带拼合补偿

### 5.1 交叠带频率范围定义

由于模拟子带分解滤波器的滚降特性,导致相邻子带间必然存在频率的“交叠”,称之为交叠带,如图7所示。位于交叠带内的信号将同时存在于相邻的频率子带中,而交叠带频带内的相邻子带的相位差将严重影响信号经子带拼合后的幅度。

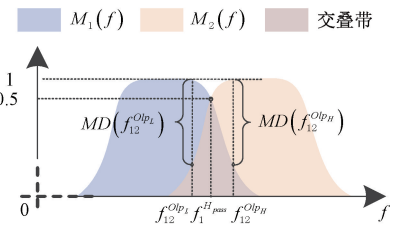


图7 BI系统子带间交叠带

Fig. 7 Overlapping band of the BI-DAQ system

交叠带的含义为当相邻子带的幅度差相差超过 $MD_{max}$ 时,子带间相位差对交叠带拼合后幅频响应的影响将小于 $MF_{max}$ <sup>[11]</sup>,以此为依据,即可获得交叠带的频率范围。

### 5.2 交叠带相位差估计

BI架构中,交叠带相位差的来源主要由两个部分,一部分是模拟电路信号路径相频响应引入的与频率相关

的相位延迟  $\Delta\varphi_{m(m+1)}^{circuit}(f)$ ; 另外一部分则是数字上变频过程中引入的与信号频率无关的模拟与数字本振之间的固定相位差  $\Delta\varphi_{m(m+1)}^{LO}$  (式(12))。

$$\Delta\varphi_{m(m+1)}(f) = \Delta\varphi_{m(m+1)}^{circuit}(f) + \Delta\varphi_{m(m+1)}^{LO} \quad (12)$$

由于子带分解滤波器, 特别是位于过渡带的非线性相频响应, 导致  $\Delta\varphi_{m(m+1)}(f)$  同样呈现出非线性的特性。

针对具有非线性特性的  $\Delta\varphi_{12}(f)$ , 利用一系列等幅度, 等频率间隔的单音正弦信号作为激励信号依次输入至 BI-DAQ 系统中。利用三参数正弦拟合算法<sup>[13]</sup>分别对  $y_1[n]$  以及  $y_2[n]$  的相位  $\varphi_1(f)$  以及  $\varphi_2(f)$  进行估计, 并求取二者之差以获得交叠带相位差  $\Delta\varphi_{12}(f)$ 。

### 5.3 交叠带相位误差补偿

由式(12)可知, 交叠带的补偿主要分为与频率相关的非线性相位延迟  $\Delta\varphi_{12}^{circuit}(f)$  以及与频率无关的本振相位偏移分量  $\Delta\varphi_{12}^{LO}$ 。尽管全通滤波器可以补偿  $\Delta\varphi_{12}^{circuit}(f)$  的非线性分量<sup>[14]</sup>, 但一方面全通滤波器由于采用了迭代的结构, 实现复杂度较高; 另一方面其自身的非线性特性同样会为交叠带以外的频带引入额外的非线性相位, 进而影响全通带的相频响应补偿。因此, 本文采用线性相位补偿的方法对式(12)中的交叠带相位误差进行补偿, 其结构如图8所示。

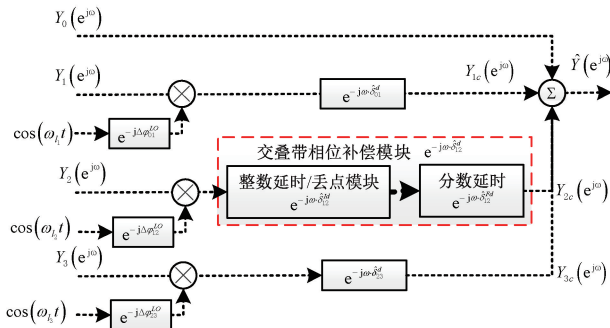


图8 BI系统交叠带补偿架构

Fig. 8 Compensation of Overlapping in the BI-DAQ system

根据交叠带的定义, 子带间相位差的影响将会随着子带间幅频响应之差的增大而减小。因此, 定义子带间相位误差引入的交叠带相对幅频响应误差为:

$$M_{rel}(f) = 20 \times \lg \frac{M_r(f)}{M_m(f) + M_{m+1}(f)} = \sqrt{1 + \frac{2 \times MD_{m(m+1)}(f) (\cos \Delta\varphi_{m(m+1)}(f) - 1)}{(1 + MD_{m(m+1)}(f))^2}} \quad (13)$$

由式(13)可知, 在子带间相位差  $\Delta\varphi_{m(m+1)}(f)$  固定的情况下,  $MD_{m(m+1)}(f)$  越小, 引入的相对幅度误差  $M_{rel}(f)$  越大。因此, 定义加权函数如下:

$$W_{m(m+1)}^{wlp}(\omega_n) = 10^{20 \times \lg(MD_{m(m+1)}(\omega_n)) / 1000} \quad (14)$$

此时, 图8中交叠带补偿结构的参数可以根据下式进行估计:

$$\min_{\delta_{m(m+1)}^d, \Delta\varphi_{m(m+1)}^{LO}} \sum_{n=0}^{N-1} W_{m(m+1)}^{wlp}(\omega_n) |\Delta\varphi_{m(m+1)}(\omega_n) - (\omega_n \delta_{m(m+1)}^d + \Delta\varphi_{m(m+1)}^{LO})|^2 \quad (15)$$

对于本文提及的多子带交叠带补偿, 子带间补偿参数存在相互影响的情况。子带0和子带1之间补偿后, 子带1补偿后的信号变为:

$$Y_{1c}(e^{j\omega}) = Y_1(e^{j\omega}) e^{-j(\omega \delta_{m(m+1)}^d + \Delta\varphi_{01}^{LO})} \quad (16)$$

此时, 子带1,2之间的交叠带相位差变为:

$$\Delta\varphi'_{12}(\omega) = \Delta\varphi_{12}(\omega) + \delta_{01}^d \cdot \omega + \Delta\varphi_{01}^{LO} \quad (17)$$

因此, 计算子带1,2间交叠带补偿参数需将  $\Delta\varphi'_{12}(\omega)$  代入式(15)中, 以此类推2,3以及3,4子带相位差  $\Delta\varphi'_{23}(\omega)$  和  $\Delta\varphi'_{34}(\omega)$ 。

## 6 全频带频响补偿技术

交叠带的补偿在于降低甚至消除子带间相位差对于全通带频响的影响, BI架构最终目的在于实现信号的完美重构。根据式(5)实现BI系统完美重构即实现系统的幅频和相频响应的补偿以及校正, 基于分治法的思想, 本文采用的校正架构如图9所示。

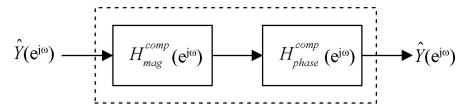


图9 全频带频响补偿架构

Fig. 9 Compensation model for BI system with full band

其中,  $H_{mag}^{comp}(e^{j\omega})$  以及  $H_{phase}^{comp}(e^{j\omega})$  分别为幅频以及相频响应补偿的滤波器。基于分而治之的思想, 幅频响应补偿滤波器  $H_{mag}^{comp}(e^{j\omega})$  选用具有线性相位的 FIR 滤波器, 而相频响应补偿滤波器则选用基于无限脉冲响应 (infinite impulse response, IIR) 的全通滤波器。

### 6.1 全频带幅频/相频响应估计

#### 1) 幅频响应估计

由图9可以看出, BI系统完美重构的问题转换为了两个数字滤波器的设计问题, 而滤波器设计的前提则是实现系统频响的准确估计。对于幅频响应而言, 正弦扫频法是最为有效的手段, 通过输入等幅的单音扫频信号配合三参数正弦拟合算法<sup>[13]</sup>计算BI系统采集的单音信号幅度为  $A(e^{j\omega_n})$ , 则系统的幅频响应记作:

$$H_{mag}^{raw}(e^{j\omega_n}) = A(e^{j\omega_n}) / A(e^{j\omega_0}) \quad (18)$$

式中:  $A(e^{j\omega_0})$  为定标频点的对应幅度。

## 2) 相频响应估计

根据式(5)中完美重构的条件,相频响应的补偿关键在于保证通带内的相位线性度,即关注的是不同频点之间的相对相位关系。为此,传统的单音信号无法满足测试需求,需要采用具有广谱特性的快沿信号作为系统激励<sup>[15]</sup>。

在此基础上,需要引入一个参考系统(具有线性相位),例如更高带宽的数字示波器或取样示波器<sup>[11]</sup>,设信号的相频为  $\varphi_{sig}(\omega_n)$ ,参考系统的相频响应为  $\phi_{ref}(\omega_n)$ ,待测 BI 系统的相频响应为  $\phi_{dut}(\omega_n)$ ,则:

$$\begin{aligned} y_{dut}(\omega_n) &= \phi_{dut}(\omega_n) + \varphi_{sig}(\omega_n) \\ y_{ref}(\omega_n) &= \phi_{ref}(\omega_n) + \varphi_{sig}(\omega_n) \end{aligned} \quad (19)$$

式中:  $y_{dut}(\omega_n)$  以及  $y_{ref}(\omega_n)$  分别为 BI 系统以及参考系统采集到快沿信号的 DFT 结果。则 BI 系统的相频响应失真可以表示为:

$$\hat{\phi}_{dut}(\omega_n) = \phi_{ref}(\omega_n) - \phi_{dut}(\omega_n) = y_{ref}(\omega_n) - y_{dut}(\omega_n) \quad (20)$$

## 6.2 全频带幅频/相频响应补偿

### 1) 幅频响应补偿

由图 9 以及式(18)可知,幅频补偿是通过级联一个幅频是系统幅频响应倒数的线性相位 FIR 滤波器,即:

$$|F_{mag}^{comp}(\omega_n)| = H_{mag}^{raw}(\omega_o)/H_{mag}^{raw}(\omega_n), \quad \omega_n \leq \omega_{pass} \quad (21)$$

设滤波器的系数为  $h_{mag}^{comp}[n]$ ,则 FIR 滤波器的幅频响应可以表示为:

$$|F_{mag}^{comp}(\omega_n)| = \mathbf{C}^T(\omega_n) \mathbf{h} \quad (22)$$

其中偶数阶滤波器表示为:

$$\begin{aligned} \mathbf{C}(\omega) &= [1 \quad \cos \omega \quad \cos 2\omega \quad \cdots] \\ \mathbf{h} &= [h_{mag}^{comp}((N-1)/2), 2h_{mag}^{comp}((N+1)/2), \cdots, \\ &2h_{mag}^{comp}(N-1)]^T \end{aligned} \quad (23)$$

根据式(21)~(23)可知,滤波器系数设计问题转换为了线性系统求解问题,此时可以采用 Krylov 子空间迭代或梯度下降<sup>[16]</sup>等算法进行滤波器的设计。

### 2) 相频响应补偿

根据式(20)可知, BI-DAQ 系统通带相频响应校正的目的在于补偿频点之间的相位偏差,使得 BI 系统的相频响应满足式(5)中的线性相位条件,从而实现完美重构。

补偿滤波器的群延迟可以根据下式计算:

$$\tau_{comp}(\omega_n) = \frac{\hat{\phi}_{dut}(\omega_n) - \hat{\phi}_{dut}(\omega_{n-1})}{\omega_n - \omega_{n-1}} - d \quad (24)$$

式中:  $d$  为任意常数。数字全通滤波器(all pass filter, APF)是补偿非线性相位的有效手段,其具有恒定的系统增益,适用于本文基于分治法的校正思路。鉴于其对称以及稳定的特点,本文采用多个二阶节级联的方式实现 APF,则全通滤波器的群时延与其单个二阶节极点  $\xi_p = A_p e^{j\theta_p}$  的关系为<sup>[17]</sup>:

$$\tau_{comp}(\omega) = \sum_{p=0}^{P-1} \left[ \frac{1-A_p^2}{1+A_p^2-2A_p \cos(\omega-\theta_p)} + \frac{1-A_p^2}{1+A_p^2-2A_p \cos(\omega+\theta_p)} \right] \quad (25)$$

式中:  $P$  为二阶节的个数。

利用二阶节全通滤波器群时延在  $[0, \pi]$  内积分为  $2\pi$  以及单峰特性,将目标群时延划分成若干个积分为  $2\pi$  的区间。在将目标群时延切割成  $P$  个  $2\pi$  区间后,每个二阶节的极点相角选择为每个  $2\pi$  区间的中心,即  $\theta_p = (\omega_p^+ + \omega_p^-)/2$ ,其中,  $\omega_p^-$ 、 $\omega_p^+$  分别为第  $p$  个  $2\pi$  区间的左右侧频带边缘。极点的模长为  $A_p = \eta_p - \sqrt{\eta_p^2 - 1}$ ,其中,  $\eta_p = (1 - \beta \cos \nabla_p)/(1 - \beta)$ ,  $\nabla_p = (\omega_p^+ - \omega_p^-)/2$ 。

根据上述分析可知,基于图解法的全通滤波器设计方法仅需确认每个区间的边缘频率以及群时延形状参数  $\beta$ ,  $\beta \in (0, 1)$ 。根据经验,  $\beta$  在  $[0.75, 0.9]$  取值<sup>[18]</sup>。 $\beta$  值的调节影响群时延形状的陡峭程度以及相邻区间的交叠程度。此外,可以通过增加额外的延迟值  $D_{extra}$  获取更多的群时延区间,即更多的二阶节级联个数,从而获得更高的拟合精度。

然而,图解法的精度往往较低,难以满足项目需求。因本文在图解法的基础上,对全通滤波器极点进行进一步的优化。根据式(25)将极点求解转化为下式的无约束非线性优化问题:

$$\text{Minimize } E(\mathbf{U}') = \frac{1}{N} \sum_{n=0}^{N-1} \left( \sum_{p=0}^{P-1} \tau'_p(\omega_n) - \tau_{comp}(\omega_n) \right)^2 \quad (27)$$

式中:

$$\begin{aligned} \mathbf{U}' &= [x_0, x_1, \cdots, x_{P-1}, \theta_0, \theta_2, \cdots, \theta_{P-1}] \\ \tau'_p(\omega) &= \frac{1 - F(x_p)^2}{1 + F(x_p)^2 - 2F(x_p) \cos(\omega - \theta_p)} + \\ &\frac{1 - F(x_p)^2}{1 + F(x_p)^2 - 2F(x_p) \cos(\omega + \theta_p)} \end{aligned} \quad (28)$$

其中,  $F(x_p) = 1/(1 + e^{-x_p})$ ,此时  $x_p$  和  $\theta_p$  取  $(-\infty, +\infty)$  间的任意值,设计出的全通滤波器均具有稳定性。本文采用 LM (Levenberg-Marquardt) 算法作为式(27)的优化算法,该算法被认为是最为有效的非线性优化算法之一,具有迭代速度快,稳定性高等特点<sup>[19]</sup>。

经过 LM 优化后的零极点,根据零极点与传递函数的关系,可以求出每个二阶节的系数,从而得到设计出的相频响应补偿滤波器  $F_{phase}^{comp}(e^{j\omega})$  的系数。

## 7 实验结果及分析

本文测试平台如图 10 所示,其中,自研的 20 GHz 带宽数字示波器的总体框图如图 1 所示,涉及到的测试仪器包括 20 GHz 带宽射频信号源用于产生 100 MHz ~

20 GHz 的单音扫频信号,具有 9 ps 上升时间的任意波形发生器、以及 33 GHz 的示波器用于采集参考信号以及对比信号的恢复情况。

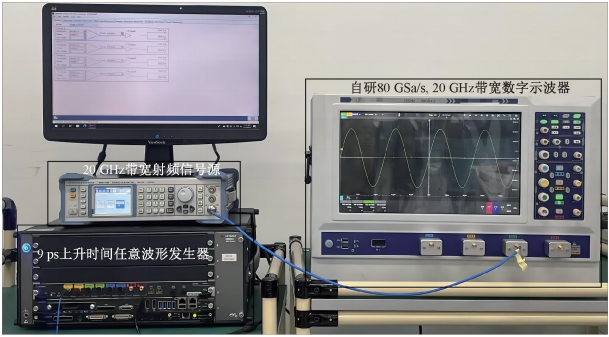


图 10 自制 20 GHz、80 GSps 示波器及测试平台  
Fig. 10 Domestic 20 GHz, 80 GSps oscilloscope platform

7.1 通带幅频响应

利用射频源产生 100 MHz~20 GHz, 100 MHz 间隔的等幅度单音正弦扫频信号,对本文 BI-DAQ 系统的幅频响应进行测量,测量以及补偿结果如图 11 所示。

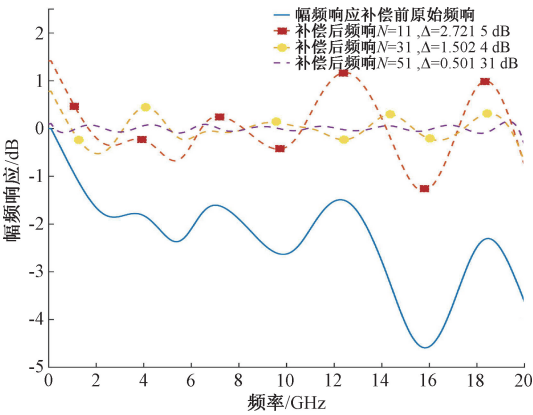


图 11 通带幅频响应补偿测试  
Fig. 11 Magnitude frequency response compensation

从图 11 可以看出,在使用幅频响应补偿前通带的幅频响应波动达到了近 5 dB,甚至超出了 3 dB 带宽的限制,而经过幅频响应滤波器补偿后的,频响波动大幅度降低。随着补偿滤波器的阶数的增加,补偿的精度也随之增加,当滤波器系数长度为 51 时,幅频响应的波动为 0.5 dB,符合设计要求。

7.2 上升时间测试

为了验证系统的完美重构情况,快速上升的阶跃信号由于其广谱特性,是最直观衡量 DAQ 系统响应的测试信号。为此,本文使用的任意波形发生器产生周期为 50 MHz,上升时间为 9 ps 的快沿信号作为系统输入,同时,用 33 GHz 带宽的实时示波器作为对比参考(开启示波器的带宽限制功能,带宽限制为 20 GHz,与系统保持

一致),补偿前后以及参考波形如图 12 所示。

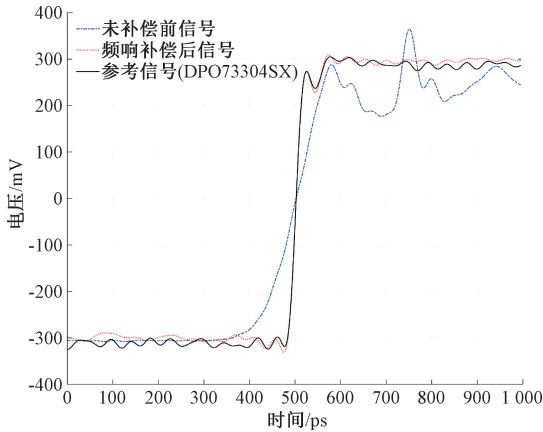


图 12 频响补偿前后快沿信号对比  
Fig. 12 Fast edge signal comparison before and after frequency response compensation

从图 12 可以看出,补偿前的快沿信号由于幅频响应以及相频响应的非理想特性,导致波形出现了较为严重的失真。而经过幅/相频响应补偿后的系统阶跃响应不仅波形恢复了与参考信号一致的效果,而且上升时间(10%~90%)也获得了大幅的提升,从 124 ps 提升到了 22 ps,实现了波形的“完美重构”。

7.3 系统动态指标测试

为了测试本文设计 DAQ 系统的动态指标,利用正弦扫频信号,根据 IEEE 标准计算<sup>[11]</sup>系统的 ENOB 以及 SFDR 指标如图 13 所示。

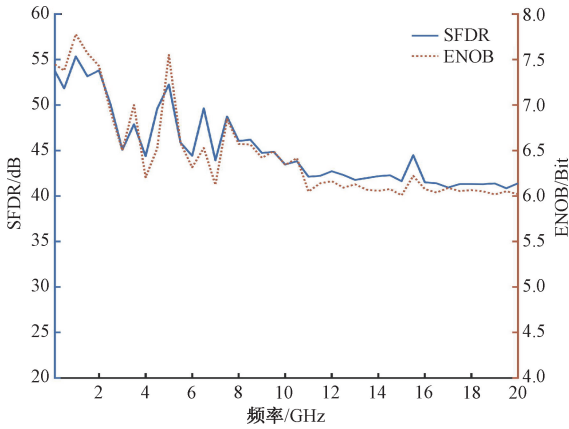


图 13 数字示波器样机 SFDR 与 ENOB  
Fig. 13 SFDR and ENOB of digital oscilloscope prototype

由图 13 可见,随着输入信号频率的增加,系统的 SFDR 和 ENOB 指标会有所下降,这是由于系统的动态失真误差以及时钟抖动导致的,尽管如此,在满带宽的情况下输入 20 GHz 的正弦信号,系统的 SFDR 指标仍然可以  $\geq 40$  dB, ENOB 可以达到 6 bit。

7.4 与国外同类产品指标对比

为了进一步对比本文样机的性能, 本文将示波器的结果与国外同类产品(20 GHz 带宽)的 SFDR, ENOB 以及上升时间指标进行了对比, 结果如表 1 所示。

表 1 与国外同类产品对比

Table 1 Compared with similar foreign products

| 示波器                 | RT/ps | ENOB/bit | SFDR/dB |
|---------------------|-------|----------|---------|
| Keysight UXR0204B   | 22    | 6.5      | ≥46     |
| Tektronix DPO7204SX | 22    | 5.5      | ≥40     |
| Lecroy 820Zi-B      | 22    | 5.4      | -       |
| 本文                  | 22    | ≥6       | ≥40     |

根据表 1 的对比可以看出, 在上升时间指标方面, 本文与国外同类产品的指标一致。ENOB 指标方面, 本文的示波器样机优于 Tektronix 和 Lecroy 的同类产品, 但相较于 Keysight 的产品低了 0.5 bit, 而在 SFDR 指标方面, 样机与 Tektronix 的产品水平相当, 相较于 Keysight 的产品低了 6 bit, Lecroy 公司的示波器产品未见 SFDR 的公开指标, 因此未做比对。综上, 本文基于 BI 采样架构 DAQ 系统研制的数字示波器产品达到了与国外同类产品相当的指标。

8 结 论

本文基于 BI 架构设计并实现了 80 GSps, 20 GHz 带宽的超宽带 DAQ 系统。围绕 BI 架构的子带分解策略、子带恢复、交叠带校正以及通带的幅/相频响应补偿展开了研究并提出了响应的解决算法。该系统弥补了国内相关技术的空白, 成功提升了数字示波器的采样率以及带宽指标。该系统的成功研制也标志着国内已经掌握了超宽带 DAQ 系统的关键技术, 一旦 ADC 指标有所突破, 该架构可以成倍地提升 DAQ 系统的采样率以及带宽指标, 对于打破发达国家在超宽带 DAQ 系统以及相关领域对我国的技术封锁以及垄断具有重要作用。

参考文献

[ 1 ] 李凯. 高速数字接口原理与测试指南[M]. 北京: 清华大学出版社, 2015.

LI K. High-Speed Digital Interface Principles and Test Guide[M]. Beijing: Tsinghua University Press, 2015.

[ 2 ] ZELLNER M B, VUNNI G B. Photon Doppler velocimetry (PDV) characterization of shaped charge jet formation[J]. Procedia Engineering, 2013, 58: 88-97.

[ 3 ] 年夫顺. 现代测量技术发展及面临的挑战[J]. 测控技术, 2019, 38(2): 3-7.

NIAN F SH. Development and challenge of current measurement technology [J]. Measurement & Control Technology, 2019, 38(2): 3-7.

[ 4 ] 杨扩军, 田书林, 蒋俊, 等. 基于 TIADC 的 20 GS/s 高速数据采集系统[J]. 仪器仪表学报, 2014, 35(4): 841-849.

YANG K J, TIAN SH L, JIANG J, et al. 20 GS/s high speed data acquisition system based on TIADC [J]. Chinese Journal of Scientific Instrument, 2014, 35(4): 841-849.

[ 5 ] 许川佩, 江林, 黄喜军. 基于埃特金逐步插值滤波器的 TIADC 时间误差校准方法[J]. 仪器仪表学报, 2023, 44(2): 93-100.

XU CH P, JIANG L, HUANG X J. TIADC time error calibration method based on Aitkin stepwise interpolation filter[J]. Chinese Journal of Scientific Instrument, 2023, 44(2): 93-100.

[ 6 ] 潘志翔. 宽带时间交替采集系统的信号精确重构技术研究[D]. 成都: 电子科技大学, 2023.

PAN ZH X. Research on accurate signal reconstruction of time-interleave-based wideband acquisition systems[D]. Chengdu: University of Electronic Science and Technology of China, 2023.

[ 7 ] 宋金鹏. 基于零中频的频率交织采样技术研究[D]. 成都: 电子科技大学, 2020.

SONG J P. Research on frequency-interleaved sampling via Zero-IF architecture [D]. Chengdu: University of Electronic Science and Technology of China, 2020.

[ 8 ] PUPALAIKIS P J. An 18 GHz bandwidth, 60 GS/s sample rate real-time waveform digitizing system [C]. IEEE/MTT-S International Microwave Symposium, 2007: 195-198.

[ 9 ] SONG J, TIAN S, GUO L, et al. Digital correction of frequency-response errors in bandwidth-interleaved ADCs[J]. Electronics Letters, 2016, 52(19): 1596-1598.

[ 10 ] MA Y B, WU J, JIANG X C, et al. An efficient waveform reconstruction method for digital bandwidth interleaving sampling system[J]. IEEE Transactions on Nuclear Science, 2023, 70(6): 873-881.

[ 11 ] 赵禹. 基于带宽交织技术的超宽带数据采集方法研究[D]. 成都: 电子科技大学, 2022.

ZHAO Y. Research on ultra wideband data acquisition

systems based on bandwidth-interleaved technology [D]. Chengdu: University of Electronic Science and Technology of China, 2022.

- [12] LAI E. Practical Digital Signal Processing [M]. Amsterdam: Elsevier, 2003.
- [13] IEEE Standard for Digitizing Waveform Recorders: IEEE Std 1057: 2017[S/OL]. [2018-06-26].
- [14] ZHAO Y, YE P, MENG J, et al. Compensation module design for overlapping band in band-interleaved data acquisition systems based on hybrid particle swarm optimization algorithm [J]. IEEE Access, 2020, 8: 178835-178848.
- [15] 付在明. 高速脉冲波形合成关键技术研究[D]. 成都: 电子科技大学, 2011.  
FU Z M. Research on key technology of synthesizing high-speed pulse waveform [D]. Chengdu: University of Electronic Science and Technology of China, 2011.
- [16] SAAD Y. Iterative Methods for Sparse Linear Systems [M]. Philadelphia: SIAM, 2003.
- [17] 程佩青. 数字信号处理教程[M]. 北京: 清华大学出版社, 2007.  
CHENG P Q. Digital Signal Processing Tutorial [M]. Beijing: Tsinghua University Press, 2007.
- [18] ABEL J S, SMITH J O. Robust design of very high-order allpass dispersion filters [C]. Proceedings of International Conference on Digital Audio Effects (DAFx-06), 2006: 13-18.
- [19] FLETCHER R. Practical Methods of Optimization [M]. New York: John Wiley & Sons, 2013.

## 作者简介



**赵禹**, 2015 年于电子科技大学获得学士学位, 2021 年于电子科技大学获得博士学位, 现为电子科技大学博士后, 主要研究方向为超宽带数据采集与实时数字信号处理。

E-mail: yuzhao@uestc.edu.cn

**Zhao Yu** received his B. Sc. degree and Ph. D. degree both from the University of Electronic Science and Technology of China in 2015 and 2021, respectively. He is currently a postdoctoral researcher at the University of Electronic Science and Technology of China. His main research interests include ultra-high-speed data acquisition and real-time digital signal processing.



**杨扩军** (通信作者), 2007 年于电子科技大学获得学术学位, 2010 年于电子科技大学获得硕士学位, 2015 年于电子科技大学获得博士学位, 现为电子科技大学教授, 博士生导师, 主要研究方向为高速高精度数据采集系统、数字存储示波器、高速信号实时处理。

E-mail: yangkuojun@163.com

**Yang Kuojun** (Corresponding author) received his B. Sc. degree, M. Sc. degree, and Ph. D. degree all from the University of Electronic Science and Technology of China in 2007, 2010, and 2015, respectively. He is currently a professor and Ph. D. supervisor at the University of Electronic Science and Technology of China. His main research interests include high-speed and high-precision data acquisition systems, digital storage oscilloscopes, and high-speed signal real-time processing.