

# 侵彻弹弹体应变存储测试系统设计

牛明杰 孔德仁

(南京理工大学机械工程学院 南京 210094)

**摘要:** 针对侵彻弹在侵彻过程中弹体结构的变形导致弹内炸药几何特性变化引起爆燃爆轰的问题,为获得该过程中的弹体应力应变状态,设计了一种侵彻弹弹体应变存储测试系统。该系统基于FPGA+STM32双控制器,实现多路应变信号调理采集、数据存储和通信等功能。系统采用应变信号作为内触发信号,采用数字电位计实现应变电桥自动平衡调节,以减小温度变化、应变片粘贴变形等因素导致的应变信号偏置;采用单片机程控电源设计定时启动采集系统以减少待机功耗。模拟实验结果表明,该系统能够完成对8路应变信号的采样及数据存储工作,对侵彻过程中弹体应力应变测试有着一定的工程意义。

**关键词:** 侵彻;存储测试;弹体应变;Flash存储阵列;FPGA

**中图分类号:** TP274 **文献标识码:** B **国家标准学科分类代码:** 510.40

## Design of storage test system for strain measurement of bullets penetration

Niu Mingjie Kong Deren

(School of Mechanical Engineering, Nanjing University of Science and Technology, Nanjing 210094, China)

**Abstract:** Aimed at the deflagration and detonation problem caused by the geometrical features change of bullet gunpowder brought by bullet structure deformation during the penetration process, a projectile-borne storage testing system was developed to acquire the stress and strain state of projectile. This system based on FPGA+STM32 dual controller realized the function of multi-channel strain signal conditioning collection, data storage and communication. The system adopted the strain signal as the inner trigger signal and used the digital potentiometer realizing the automatic strain bridge balancing to reduce the strain signal offset caused by temperature variation and strain gauge sticking deformation. The STM32 program-controlled power supply is used to launch the main acquisition system at fixed time to reduce the power consumption. The verification test shows that the system can complete the sampling and data storage of strain signals, and it has certain application value for penetrating strain test.

**Keywords:** penetration; storage test; projectile structure strain; Flash array; FPGA

## 0 引言

侵彻弹药在侵彻过程中会承受高过载、强冲击的载荷作用,其弹体结构变形引起的装药的挤压拉伸破坏可能会导致装药的爆燃爆轰的问题<sup>[1-2]</sup>。因而获取高速侵彻弹在侵彻过程中弹体结构变形情况对侵彻弹药的研制有着重要的意义。

在侵彻弹药侵彻研究中,国内外的科研工作者更多地关注靶板的破坏方式以及弹体侵彻能力的研究<sup>[3]</sup>,较多的采用弹载存储测试技术<sup>[4]</sup>进行弹体刚性过载测试,对侵彻过程中弹体应变的变化规律及弹体结构的损伤缺乏详细深入的研究<sup>[5]</sup>。常用的应力应变测试方法主要有应变片电测法、光纤Bragg光栅测试法等<sup>[6]</sup>。Blmhm通过发射薄靶板撞击静止的弹体,利用弹体上粘贴的电阻式应变片来获取弹体的应变。

Hauver在弹体上粘贴应变片方法获取了侵彻过程中的弹体应变的动态响应。王琳等<sup>[7]</sup>在空心弹内壁粘贴应变片记录了弹体撞击变形行为,再现了应变时间历程曲线。近年来,随着光纤光栅传感技术的发展,研究人员采用Bragg光栅来进行应变测试<sup>[8]</sup>,但其具有体积大、结构复杂的特点,而应变片电测法具有结构简单、占用空间小的优点。在弹载测试中,可采用应变片电测法来实现弹体结构的应变测试。

目前已见报道的弹载侵彻应变测试系统仅针对弹体结构轴向应变的测试<sup>[7]</sup>,难以满足多通道应变的高速采集与数据存储的要求。同时侵彻弹在装药的过程中,会有大量的热量释放,导致应变测试存在温漂、零漂的问题,会引起一定的应变信号偏置,在侵彻过程中常规的引线测试存在抖动、易断等问题。针对上述问题,采用存储测试技术,设

设计了一种侵彻弹弹体多通道应变存储测试系统。

## 1 弹体应变存储测试系统设计

### 1.1 系统功能指标

针对侵彻过程中弹体内壁的形变量测试,采用电阻应变片作为测量元件设计了一种弹载存储测试系统。根据侵彻弹弹体参量测试要求,测试系统需要抗 10 000 g 侵彻过载,满足 15 d 的待机时间要求,应变测试前需进行应变电标定。为了充分获得多点的应变数据,系统设计为 8 通道应变测试,为了尽可能保留原始信号中的信息,采样频率设为每通道 300 kHz,系统采样时间为 500 ms,预触发时间 100 ms,应变测量范围为  $\pm 40\ 000\ \mu\epsilon$ 。

### 1.2 系统总体设计

为了获得弹体结构的应力应变,在弹体的内壁上粘贴应变片。进行弹体应变的测试,必须考虑足够高的灵敏度以及足够快的频率响应,应变片栅长决定了测试系统所能测试的最大频率。由文献[9]可知,栅长 3 mm 的应变片可以测试高达 50 kHz 的应变信号频率,弹体应变信号频率很少超过 30 kHz<sup>[3]</sup>,采用栅长 3 mm 的应变片即可满足要求。由于主应力方向未知,采用三轴应变计以获得主应力方向<sup>[10]</sup>,存储测试装置及应变片安装如图 1 所示。

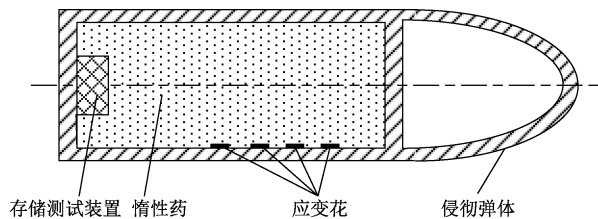


图 1 实验弹和测试装置以及应变片安装示意图

侵彻存储测试系统总体设计如图 2 所示,主要实现多路应变信号的采集存储,采用应变片做侵彻弹体的应变测试的测量元件,通过测量对应变电桥的输出以获得应变数

值。由 AD 转换芯片将经过信号调理放大后的模拟信号进行采样、量化,通过 FPGA 进行编帧和缓存,最后将采集的数据存储于存储器中。

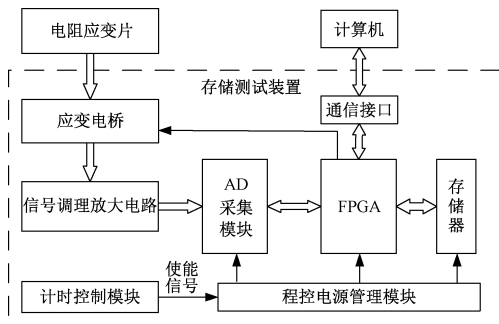


图 2 总体方案设计

该系统设计的技术关键是侵彻过程中,系统需要在高达 10 000 g 的过载下正常工作,同时完成多通道应变信号的高采样率的采集存储。通过对存储测试装置进行灌封处理以及增加缓冲保护以提高其抗过载能力。

### 1.3 系统工作流程设计

采用 FPGA 作为主控制器,用来完成测试系统的数据采集、系统参数调整、数据存储、与上位机通信等功能。在系统上电后,根据侵彻测试实验日期时间完成对 STM32 的定时时间设置,此时系统进入低功耗状态,在测试实验前会定时使能程控电源芯片为主系统供电。主系统上电之后,系统完成自检以及对应变电桥的自动平衡调节。进入循环采样状态,应变片经过信号调理电路输出的电压信号经 AD 转换芯片转换为数字信号,由 FPGA 检测其是否达到触发阈值,触发后,将数据存储于 Flash 中,触发前的数据循环存储于 FRAM 中。实验结束后通过 USB 接口将回收的存储测试装置的数据发送到计算机,完成数据处理,从而获得侵彻过程中弹体应变转换电压随时间的变化规律曲线。系统整体工作流程如图 3 所示。

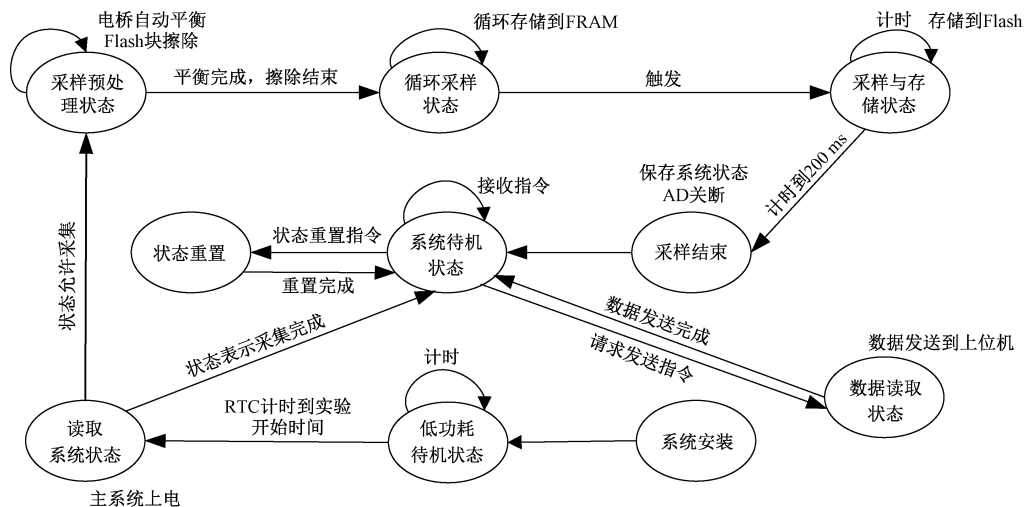


图 3 系统状态转换流程

## 2 关键技术设计

### 2.1 应变采集模块设计

#### 1) 硬件电路设计

采用惠斯通电桥作为应变测试电路,惠斯通电桥作为单臂电桥使用时,电桥输出电压与应变的关系如式(1)所示。

$$U_o = \frac{E}{4} \times \frac{\Delta R}{R} = \frac{E}{4} K \epsilon \quad (1)$$

式中:  $E$  为电桥供电电压;  $K$  为灵敏系数;  $\epsilon$  为应变值;  $U_o$  为电桥输出电压

式(1)要求各桥路电阻值初始相同,在实际工程运用中,由于应变片的阻值会受到粘贴变形、温度等变化的影响,会使电桥输出有了初始的偏置<sup>[11]</sup>,不能满足式(1)。由于弹载测试空间的局限性,使得电桥的平衡难以采用手动调节,因而需设计简单便捷的电桥自动调节平衡功能。本测试系统通过 FPGA 对数字电位计的控制实现惠斯通电桥的自动平衡调节,具体硬件连接如图 4 所示。图 4 中  $R_1 \sim R_4$  为固定值电阻;  $R_{e1} \sim R_{e3}$  为数字电位计。

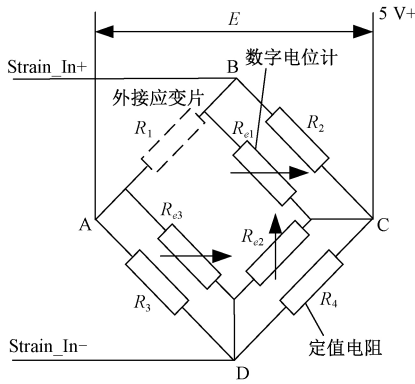


图 4 应变测试电桥示意图

通过 FPGA 对 MCP42100 数字电位计控制以调节桥臂电阻阻值。采用 AD8426 作为第一级仪用放大器,其具有输入失调电压小、共模抑制比高的特点,单电阻即可实现放大倍数的调节。采用交流耦合的方式隔直放大信号,单路应变调理电路如图 5 所示。

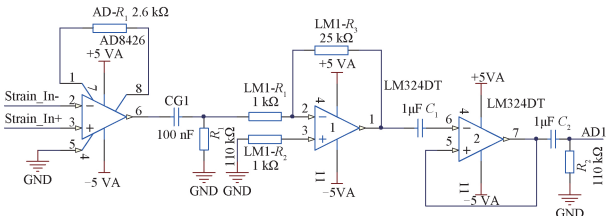


图 5 单路应变调理放大电路

#### 2) 应变电桥自动平衡流程

在侵彻弹装药的过程中,会有较高的温度加之应变片粘贴变形等问题,从而造成应变测试的温漂以及零漂的问

题,针对这个问题,提出了对多路应变测试系统进行自动调平衡设计。

由式(1)可知,为满足应变电桥输出与应变值成线性关系,需要满足桥臂电阻与应变片静态阻值完全相等的条件。在系统调试过程中,需要使桥臂有效电阻  $R_{BC}$ 、 $R_{CD}$  和  $R_{AD}$  阻值尽可能保持完全一致。需要根据图 4 所示硬件示意图,通过调节数字电位计  $R_{e1}$ 、 $R_{e2}$  将桥臂有效电阻  $R_{BC}$ 、 $R_{CD}$  调至完全相等,并且将  $R_{e1}$ 、 $R_{e2}$  的对应电阻数值保存到存储器中,作为配置文件。在实验开始后,系统首先配置数字电位计  $R_{e1}$ 、 $R_{e2}$ ,采集应变输出电压,若其大于比较阈值,当采集到的电压为正值代表  $V_B > VC$ ,增加  $R_{e3}$  的阻值直至应变输出电压小于比较阈值。当其小于比较阈值时,比较  $R_{e3}$  与  $\frac{R_{e1} + R_{e2}}{2}$ ,若  $R_{e3} < \frac{R_{e1} + R_{e2}}{2}$ ,减小  $R_{e1}$ 、 $R_{e2}$  直至其平均值等于  $R_{e3}$ 。完成修改之后,再根据 AD 采样应变电桥的电压以分别对  $R_{e1}$ 、 $R_{e2}$  进行阻值调整,直至 AD 采样应变电桥电压小于比较阈值,即完成应变电桥的自动平衡。同常用的应变仪的应变电桥自动平衡而言,此种平衡方式能将惠斯通电桥的桥臂电阻阻值差调至最小,从而最大程度的保证应变测试的准确性。

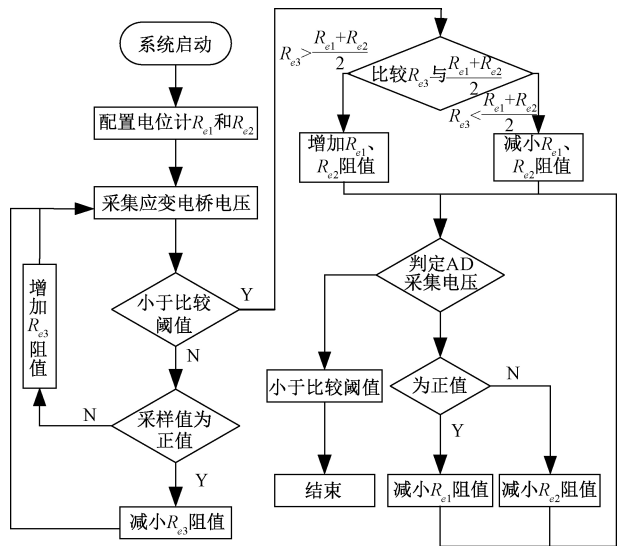


图 6 惠斯通电桥自动平衡流程

### 2.2 数据采集与数据存储模块设计

系统主控制器采用 Altera 公司 FPGA 芯片 EP4C6E22I7,如图 7 所示采用 12 位精度 AD 转换芯片 MAX1308,其采用单电源供电,输入为双极性  $\pm 5 V$ ,8 通道采样,理论采样速率最高可达到 456 Ksps/通道。经过指标功能分析,每通道采样率定为 300 Ksps。

在存储测试系统中,为满足系统对存储速率的要求,通常采用并行 Flash 组成存储阵列执行流水线操作<sup>[12]</sup>。由于弹载空间狭小,PCB 板需尽量缩小体积,而并行 Flash 有芯片面积较大、占用控制器 I/O 多的缺点,为减少

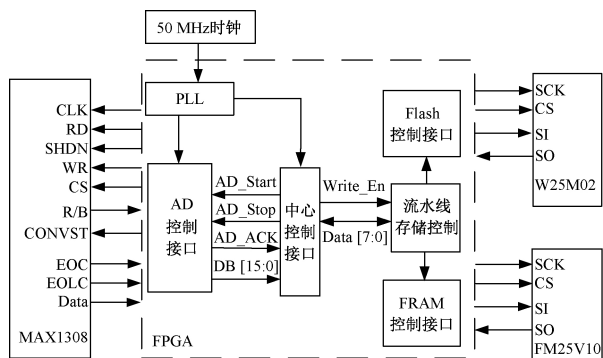


图7 FPGA部分内部逻辑控制

FPGA的I/O的占用,采用QSPI Flash芯片W25M02G作为存储单元实现流水线操作,Flash单片存储容量可以达到256 MB。为了满足系统上电后触发前的数据循环采样存储问题,FPGA内部RAM空间大小无法满足系统采集负延迟时间信号的缓存,而Flash又难以满足这种反复擦除写入的工作条件,采用铁电存储器(FRAM)作为循环采样存储器,其有近乎无限次的写寿命,写入速率较高能够满足系统的存储要求。

Flash芯片每页数据的写入时间和编程时间是由芯片本身决定的,当写完一页数据后,Flash芯片需要等待写入

的数据完成页编程而进行下一步操作。

W25M02GV典型数据加载时间为 $350\ \mu\text{s}$ ,页编程时间典型值为 $250\ \mu\text{s}$ ,如式(3)所示,单片Flash最高存储速率可达 $2.9\ \text{MB/s}$ 。通过使用4个Flash组成存储阵列,并且使用QSPI模式即可满足采集数据存储速率的要求。W25M02GV芯片通过在FPGA内部使用内部SRAM构建FIFO来匹配数据存储速率与采样速率不同的问题。

$$f_a = \frac{2}{t_{wc} + t_{prog}} = \frac{2}{2 \times 8 \times 20 + 250} = 2.9\ \text{MB/s} \quad (2)$$

式中: $t_{prog}$ 为页编程时间; $t_{wc}$ 为页载入时间。

流水线式存储的具体操作流程如图8所示,充分利用页编程时间,主控将数据加载到第1片Flash数据后,第1片Flash开始页编程;然后把数据加载到第2片Flash,第2片Flash进入页编程状态;同理,加载完第N片Flash数据后,第N片进入页编程时间,此时第1片Flash已经结束页编程,再次将数据送入第1片Flash。根据系统采样率以及采样通道数,采样1s至少会产生6 MB的数据量,单片串行Flash不能达到这样高的数据存储速率,通过对4片Flash采取流水线操作,以提高系统的存储速率。经实验测试,系统的Flash存储速率最高可以达到 $12\ \text{MB/s}$ ,能满足系统采样数据的写入要求。

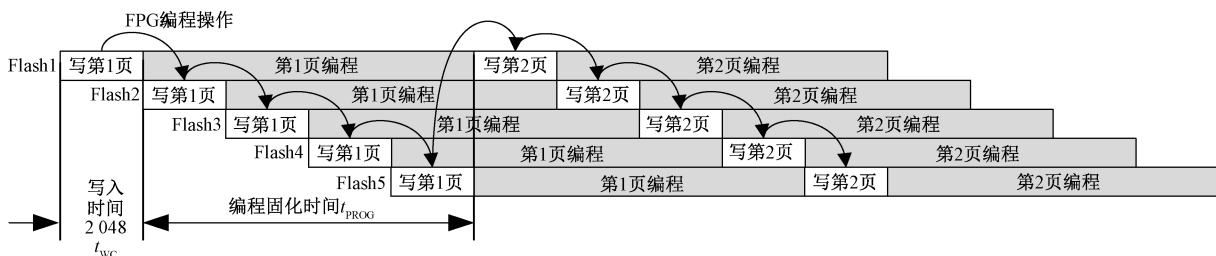


图8 流水线操作示意图

由于系统采样时间、采样速率以及通道数均较大,会产生较大的数据量,常用的串口难以满足大数据量的传输速率要求,选用USB协处理芯片FT245配置USB 2.0接口实现数据的快速传输。

### 2.3 低功耗模块设计

稳定的供电是测试系统可靠工作的前提,针对侵彻测试系统在完成安装之后待机时间长以及侵彻过程中高冲击过载的问题,可靠的电源设计以及低功耗待机对系统正常工作有着关键作用。

FPGA数字电路及模拟采集电路有着较高的功耗,而由于存储装置的空间限制,电池电量难以满足基于FPGA的主采集系统的长时间待机。提出了基于单片机的程控电源设计,通过单片机定时使能程控电源芯片为FPGA采集存储电路以及信号调理电路供电,可以大大减少测试系统待机运行时的电量消耗,系统如图9所示。通过采用RTC时钟芯片,

在其计时完成,在实验之前向STM32发送指令,从而STM32此时使能程控电源芯片,为数据采集电路以及信号调理电路供电。经实验测试,在低功耗待机状态,系统工作电流为 $10\ \text{mA}$ ,正常采集工作电流为 $300\ \text{mA}$ ,选用 $10\ \text{Ah}$ 容量的锂聚合物电池,经测算实验能够满足待机工作要求。

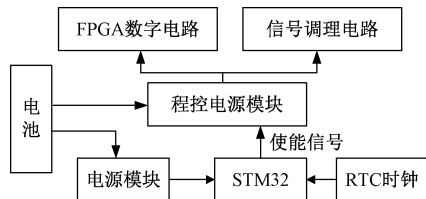


图9 低功耗电源模块示意图

### 2.4 抗过载设计

在侵彻弹侵彻过程中,其PCB板与元器件的锡焊连接

以及接线等难以承受高达数万克的侵彻过载,为了保证测试系统能够正常工作,必须要对存储测试装置进行缓冲保护。系统主要从电路板以及机械结构两方面设计提高测试系统的抗高过载特性<sup>[13]</sup>。

机械结构上采用电路板与电池分开安装,为防止电池因为漏液等问题导致电路板损坏,从而导致存储数据丢失,提高系统的工作可靠性。在设计钢外壳的时候尽量考虑安装的方便性以及可靠性,走线为弓形走线,防止在高过载下,由于外壳变形造成信号线拉断。硬件电路上设计选用抗冲击性能好的元器件,在元器件布置上应当将承压能力好、强度高的器件放在测试装置底部,尽量均匀分布。采用合适的缓冲材料,例如在电路板上涂硅胶等途径,耗散冲击强度,以减小传递到设备上的应力<sup>[14]</sup>。将电路以及电池安装到机械结构内部之后,通过灌封胶进行保护,其主要成分是环氧树脂,灌封硬化之后可以达到  $20\sim 23\text{ kg/mm}^2$  的抗压强度,冲击强度可达到  $6\text{ kg/mm}^2$ 。在灌封的基础之上,将装置的壳体与弹体之间增加橡胶等弹性材料以增加缓冲<sup>[15]</sup>。

### 3 模拟实验

本测试系统主要功能是实现对多路应变信号的高精度采集、存储与数据传输。通过进行模拟实验,对测试系统进行功能性验证。

模拟实验中,应变片粘贴于钢尺表面,对钢尺施加力使其变形后释放,钢尺作振荡衰减运动。经过装置采样存储之后读取的 8 通道应变数据波形如图 10 所示。

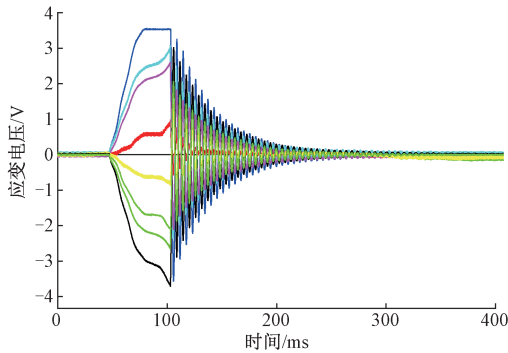


图 10 实现自动平衡后 8 通道应变电压输出曲线

图 10 中  $0\sim 100\text{ ms}$  区间范围代表的是对悬臂梁施加变形的过程,  $100\text{ ms}$  之后代表悬臂梁去除施加负载之后的自由振动的情况。其中应变片布点分布于钢尺上下两面,上侧分布 1~4 通道,下侧分布 5~8 通道,其中 1、5、2、6、3、7、4、8 通道应变片分别上下对应分布。表 1 所示列出了施加变形之后释放后钢尺的第 1 次振荡测得的电压以及应变幅值。针对模拟实验条件,电桥输出电压放大倍数设置为 500 倍,由式(1)可得最大应变值为  $2.4 \times 10^3 \mu\epsilon$ 。图 10 所示的应变电压信号很好地再现了钢尺的在自由释

放之后的振荡情况,可见应变测试系统能够正确地采集到有效可靠的应变信号,达到了预期的实验目的。图 11 所示展示了振荡开始后的数个周期内的各个通道应变电压输出波形。

表 1 关键实验节点应变电压及应变幅值

通道	1	2	3	4	5	6	7	8
电压/V	3.0	2.5	2.1	1.3	-3.7	-2.4	-2.1	-0.6
应变/ $10^{-3}\epsilon$	2.4	2	1.68	1.04	-2.96	-1.92	-1.68	-0.48

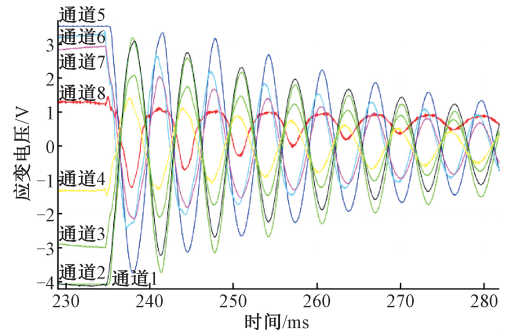


图 11 各通道应变电压时间历程曲线

### 4 结 论

本文针对弹载测试系统在侵彻下的弹体应变的测试,设计了一种基于 FPGA 的存储测试系统。着重从电桥自动平衡、信号采集存储几方面介绍了相关硬件和逻辑实现的设计方法。

该系统利用 FPGA 具有高速并行处理能力的特点,实现了弹载应变存储测试中的多通道应变信号高速采样,每通道采样频率达到  $300\text{ kHz}$ ,采用铁电存储器(FRAM)+QSPI Flash 阵列的存储架构,并实现了预采样数据的存储记录。在硬件电路及逻辑设计上实现了应变电桥自动平衡,解决了系统安装后应变信号偏置的问题。系统应变测量通道数多,增加了敏感位置的应变测试布点,更加全面地获取了弹体在侵彻时的结构变化情况,为侵彻时装药的爆燃爆轰行为分析提供理论依据。通过模拟实验,对测试系统进行了功能性验证,能够正确采集 8 通道应变信号数据,对侵彻实验有着一定的工程应用价值。系统对侵彻系统抗过载方面的深入研究,未来进一步的工作应对实际侵彻测试电路抗过载及系统的可靠性等方面进行深入探讨。

### 参考文献

- [1] 陈文,张庆明,胡晓东,等.侵彻过程冲击载荷对装药损伤实验研究[J].含能材料,2009,17(3):321-325.
- [2] 徐文峥,王晶禹,李计林,等.小尺寸装药冲击过载理论分析与仿真[J].振动与冲击,2011,30(7):96-100.
- [3] 程兴旺,王富耻,王鲁,等.钨合金壳体侵彻混凝土靶板

- 过程壳体应变的实验测试[J].兵工学报,2004(1):102-105.
- [4] 徐鹏,祖静,范锦彪.高g值侵彻加速度测试及其相关技术研究进展[J].兵工学报,2011,32(6):739-745.
- [5] 刘小虎,刘吉,王乘,等.弹丸低速垂直侵彻无钢筋混凝土的实验研究[J].爆炸与冲击,1999(4):323-328.
- [6] 郑俊,赵红旺,朵兴茂.应力应变测试方法综述[J].汽车科技,2009(1):5-8.
- [7] 王琳,王富耻,王鲁,等.空心弹体垂直侵彻混凝土靶板的应变测试研究[J].北京理工大学学报,2002(4):453-456.
- [8] 陈苏,陈国兴,徐洪钟,等.光纤 Bragg 光栅应变测试技术在大型振动台模型试验中应用[J].振动与冲击,2014,33(10):113-118.
- [9] 程兴旺,王富耻,王鲁,等.钨合金壳体侵彻混凝土靶板过程壳体应变的实验测试[J].兵工学报,2004(1):102-105.
- [10] 杨涛,王黎明,张一凡,等.一种通用的多通道爆炸瞬态应变测试系统[J].国外电子测量技术,2018,37(4):129-135.
- [11] 汪成龙,黄余凤,何宣,等.基于 LabVIEW 的应变片数据采集系统[J].电子测量技术,2018,41(14):97-101.
- [12] 孙琦,苗岩松.基于 Flash 存储介质的遥测系统高速存储技术研究[J].无线电工程,2018,48(2):111-115.
- [13] 赵小龙,马铁华,范锦彪.弹载常用芯片在高g值冲击下的失效分析[J].仪器仪表学报,2013,34(10):2358-2364.
- [14] 马其琪,徐晓辉,孔雁凯,等.弹载记录器的抗高过载分析及设计[J].弹箭与制导学报,2015,35(1):15-18.
- [15] 周瑞卿,贾云飞,潘孝斌,等.火炮发射高过载信号存储测试系统设计[J].测控技术,2017,36(4):43-47.

### 作者简介

牛明杰,硕士研究生,主要研究方向为仪器与测试技术。

E-mail: nustnmj@live.com